

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005 年 10 月 20 日 (20.10.2005)

PCT

(10) 国際公開番号  
WO 2005/098889 A1

(51) 国際特許分類: H01J 11/02, 9/02

(21) 国際出願番号: PCT/JP2005/006883

(22) 国際出願日: 2005 年 4 月 7 日 (07.04.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願2004-113789 2004 年 4 月 8 日 (08.04.2004) JP  
特願2004-164952 2004 年 6 月 2 日 (02.06.2004) JP  
特願2005-065504 2005 年 3 月 9 日 (09.03.2005) JP

(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1006 番地 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 山本 伸一 (YAMAMOTO, Shinichi). 西谷 幹彦 (NISHITANI, Mikihiro). 寺内 正治 (TERAUCHI, Masaharu). 橋本 潤 (HASHIMOTO, Jun). 北川 雅俊 (KITAGAWA, Masatoshi).

(74) 代理人: 中島 司朗, 外 (NAKAJIMA, Shiro et al.); 〒5310072 大阪府大阪市北区豊崎三丁目 2 番 1 号淀川 5 番館 6 F Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

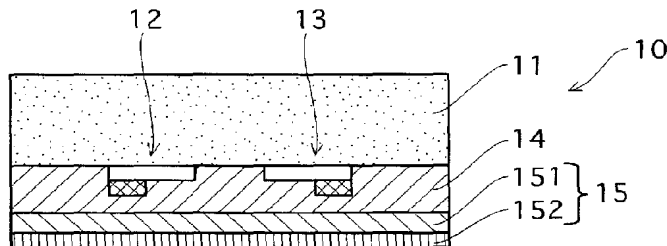
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:  
— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: GAS DISCHARGE DISPLAY PANEL

(54) 発明の名称: ガス放電表示パネル



(57) Abstract: A gas discharge display panel capable of exhibiting good display performance by controlling the discharge delay within a region best suitable for image display while maintaining a wall charge holding ability even though the cost is relatively low and further lowering the discharge start voltage. A PDP in which secondary electron emission coefficient  $\gamma$  is enhanced more than conventional, the drive margin is widened by lowering the discharge start voltage, and the display quality and reliability are enhanced, and a method for producing a gas discharge display panel in which production cost and the cost of a driving circuit are reduced by shortening the exhaust time in a sealing/exhausting step are also provided. A protective layer (15) is composed of a first protective film (151) formed on the surface of a dielectric layer (14), and a second protective film (152) formed at least on a part of the surface of the

first protective film (151). The first protective film (151) contains more impurities than the second protective film (152).

[続葉有]

WO 2005/098889 A1



---

(57) 要約:

第一の目的として、比較的低コストでありながら壁電荷保持力を維持しつつ、放電遅れを画像表示に最適な領域に制御し、さらに放電開始電圧を低下させることで、良好な表示性能を発揮することが可能なガス放電表示パネルを提供する。また第二の目的として、2次電子放出係数 $\gamma$ を従来よりもさらに向上させ、放電開始電圧を低減して駆動マージンを広くし、表示品質や信頼性を高めるPDPと、封着排気工程時における排気時間を短縮して製造コストを低減し、かつ駆動回路コストを低減するガス放電表示パネルの製造方法を提供する。

このため、本発明では保護層(15)を、誘電体層(14)の表面に形成された第1の保護膜(151)と、第1の保護膜(151)の表面の少なくとも一部に積層された第2の保護膜(152)により構成し、第1の保護膜(151)では第2の保護膜(152)よりも不純物を多く含んでいるように構成する。

## 明 細 書

### ガス放電表示パネル

### 技術分野

[0001] 本発明はプラズマディスプレイパネル等のガス放電表示パネルに関し、保護層の改良技術に関する。

### 従来技術

[0002] ガス放電表示パネルは、プラズマディスプレイパネル(以下PDPという)に代表されるように、ガス放電で発生した紫外線によって蛍光体を励起発光させ、画像表示する表示装置である。その放電の形成手法からPDPは、交流(AC)型と直流(DC)型に分類することが出来るが、AC型は輝度、発光効率、寿命の点でDC型より優れているため、このタイプが最も一般的である。

[0003] AC型PDPは、例えば特許文献1に開示されているように、複数の電極(表示電極またはアドレス電極)とこれを覆うように誘電体層を配した2枚の薄いパネルガラスの表面を、複数の隔壁を介して対向させ、当該複数の隔壁の間に蛍光体層を配し、マトリクス状に放電セルを形成した状態で、両パネルガラスの間に放電ガスを封入した構成を持つ。表示電極を覆う誘電体層の表面には保護層(膜)が形成される。

[0004] PDPでは、駆動時にはいわゆるフィールド内時分割階調表示方式に基づき、複数のサブフィールド(初期化期間、アドレス期間、維持期間等を含む)において、前記複数の電極に適宜給電し、放電ガス中で放電を得ることにより発生する紫外線で蛍光発光させる。

ここで前面側のパネルガラスの保護層の材料には、放電時のイオン衝撃から誘電体層を保護しながら、低い放電開始電圧で放電を発生させる機能が要求される。この目的でPDPの保護層としては特許文献2に開示されているように、優れたスパッタ耐性を持ち、二次電子放出係数の大きな酸化マグネシウム(MgO)を主成分とする材料が広く用いられている。

[0005] ところで従来 of 保護層に関しては、以下の問題が存在する。

第一の問題として、従来 of 保護層では“放電遅れ”と呼ばれる問題がある。これはア

ドレス期間において、アドレス放電のためのパルスが電極に印加されてから実際に放電が発生するまでの時間のずれに相当する現象であって、放電遅れが大きいとアドレスパルス印加終了時点でもアドレス放電が生じない確率が高くなり、書き込み不良が発生し易くなる。これは、高速駆動になるほど発生し易い。この放電遅れの問題は、良好なPDPの画像表示性能を得る上で解決すべき課題である。

[0006] そこで、放電遅れに関する対策として、例えば特許文献3及び7に開示されているように、MgOに所定量のSiを添加することによって当該遅れの短縮を図る技術が講じられている。また特許文献4において、保護層に所定量のHを添加することで当該遅れの短縮を図る技術が開示されている。さらに特許文献5においてGeを添加することによって当該遅れの短縮を図る技術が開示されている。

[0007] 次に第二の問題として、保護層の特性変化の問題がある。

すなわち、保護層の表面は放電空間に露出しているが、上記MgO膜等の金属酸化物膜は、水( $\text{H}_2\text{O}$ )や二酸化炭素( $\text{CO}_2$ )等のガスを吸着し、水酸化化合物や炭酸化合物を容易に形成するという性質がある。PDP製造工程における大気中でのプロセスにおいては、大気中の油性不純物や $\text{CO}_2$ 、 $\text{H}_2\text{O}$ 等の吸着により、MgOからなる保護層は汚染されやすい傾向にある。上記吸着ガスなどがMgO表面に吸着されると保護層の特性変化が起こり、2次電子放出効率が低下する。その結果、放電開始電圧を上昇させてしまい、PDPの駆動マージンを狭めてしまうという問題がある。

[0008] さらに、保護層への上記に述べたガス等の吸着程度により、放電セルの放電開始電圧にバラツキが発生することにより、表示させたいセルを正確に表示させることができない黒ノイズと呼ばれる表示欠陥となるという問題もある。

そこで従来では、例えば特許文献6に示されるように、保護層を2層構造とすることによって、性能の改善と安定性を高めようとする提案がなされている。具体的には比較的放電特性の優れた(111)配向させた第1の保護膜の上に、ガスが吸着しにくく、吸湿性を小さくした膜質の第2の保護膜を設け、これにより水分子や $\text{CO}_2$ 等の不純物ガスの吸着を防ぐ2層構造が開示されている。

特許文献1:特開平9-92133号公報等

特許文献2:特開平9-295894号公報

特許文献3:特開平10-334809号公報

特許文献4:特開2002-33053号公報

特許文献5:特開2004-31264号公報

特許文献6:特開2003-22755号公報

特許文献7:特開2004-134407号公報

## 発明の開示

### 発明が解決しようとする課題

- [0009] しかしながら、前記第一の問題である放電遅れに関する対策は、未だ十分になされていないとはいえない現状にある。

具体的には、特許文献3の技術では、MgOにSiを添加することで、ある程度不点灯領域の発生を抑制することができるが、一方で各セルにおける放電遅れ時間のバラツキが顕著になるという新たな問題が生じることが分かっている。

- [0010] また、特許文献4の技術では、MgOにHを添加することで放電遅れを抑制することは可能であるが、本願発明者らが検討した結果、壁電荷の保持力が低下し、画像を表示するのに最適な放電を発生させることが困難であることが明らかになっている。

さらに特許文献5の技術においては、測定実験によって放電遅れを抑制する効果が不十分であることや放電開始電圧が上昇してしまうことが分かり、優れた表示性能を得る上では十分な効果を得られるとはいえないことが分かっている。

- [0011] このような保護層の問題をカバーするためには、PDPの動作電圧を高めるとともに、駆動回路・集積回路には高耐圧トランジスタやドライバICなどを用いる方法が考えられるが、消費電力を増加させることになるほか、PDPのコストを引き上げる要因になるので望ましくない。

さらに前記第二の問題としても、以下の課題が残されている。

- [0012] 上記従来技術2では、PDP製造の工程において材料が大気に曝されると、保護層にCO<sub>2</sub>や水等の不要成分が吸着し、保護層の特性が変化する場合がある。これにより保護層の2次電子放出効率が低くなり、放電開始電圧が上昇してしまい、PDPの駆動マージンを狭めてしまうという問題が生じる。

さらに特許文献6の技術においても、その2層構造の保護層に係る2次電子放出効

率や放電開始電圧については開示されていないが、2次電子放出係数 $\gamma$ は、最高でも従来の1層構成のMgOからなる保護層で得られる約0.2程度と同じレベルの値と推定される。したがって、放電開始電圧も従来と同じく高い値を有しているものと推定される。

- [0013] さらに、このような保護層の特性が変化すれば、PDP駆動時の放電開始電圧のバラツキが生じ、黒ノイズと呼ばれる表示欠陥が発生する表示品質・信頼性に影響を及ぼす問題もある。

この対策としては放電ガス封入前に、付着したCO<sub>2</sub>や水等のガスを除去するために、真空排気プロセスを行うことが考えられるが、PDPはフロントパネル及びバックパネルの対向配置による薄い間隙構造を持つため、内部の排気コンダクタンスが非常に小さい。このため当該プロセスに比較的長時間の処理が必要となり、プロセスコストにかかる別の問題も生じ得る。

- [0014] 以上のように、ガス放電パネルについては未だ解決すべき課題が残されている。

本発明は、上記課題に鑑みて為されたものであって、第一の目的として、比較的低コストでありながら壁電荷保持力を維持しつつ、放電遅れを画像表示に最適な領域に制御し、さらに放電開始電圧を低下させることで、良好な表示性能を発揮することが可能なガス放電表示パネルを提供する。

- [0015] また本発明は第二の目的として、2次電子放出係数 $\gamma$ を従来よりもさらに向上させ、放電開始電圧を低減して駆動マージンを広くし、表示品質や信頼性を高めるPDPと、封着排気工程時における排気時間を短縮して製造コストを低減し、かつ駆動回路コストを低減するガス放電表示パネルの製造方法を提供する。

#### 課題を解決するための手段

- [0016] 上記課題を解決するために、本発明は、表面に誘電体層および保護層が順次積層されたパネルを備えるガス放電表示パネルであって、前記保護層は、前記誘電体層の表面に形成された第1の保護膜と、前記第1の保護膜の表面の少なくとも一部領域に積層された第2の保護膜とを備え、且つ、前記第1の保護膜は前記第2の保護膜より不純物を多く含む構成とした。

[0017] ここで、前記第2の保護膜は、前記第1の保護膜の表面全体を被覆するように積層することもできる。

また、前記第2の保護膜は、前記表示電極下の前記第1の保護膜の少なくとも一部表面が露出するように積層することもできる。

また前記第2の保護膜は、前記表示電極下の前記第1の保護膜に占める前記第2の保護膜の面積の割合が、10%以上90%以下の面積率とすることもできる。

[0018] ここで、具体的に前記第2の保護膜の膜厚としては、10nm以上1  $\mu$  m以下とすることができ、前記第2の保護膜の膜厚としては、10nm以上100nm以下とすることができる。

さらに前記第1の保護膜に混入される前記不純物は、H、Cl、F、Si、Ge、Crのうちの少なくとも1種を含む不純物とすることができる。

[0019] さらに、前記第1の保護膜における前記不純物の含有量は、10ppm以上10000ppm以下の範囲とすることができる。

また、前記第1の保護膜および前記第2の保護膜は、MgO、CaO、BaO、SrO、MgNOおよびZnOのうちの少なくとも1種の金属酸化物材料を含むように成膜することもできる。

[0020] また、前記第1の保護膜および前記第2の保護膜のいずれもが、MgOを含むように成膜されるようにすることもできる。

或いは前記第1の保護膜は、BaOを含んで成膜され、前記第2の保護膜は、MgOを含んで成膜される組み合わせとすることも可能である。

また本発明は、第1の基板に、対をなして形成された表示電極を形成する工程と、前記表示電極を覆って形成された誘電体層を形成する工程と、前記誘電体層の表面に形成された保護層を形成する保護層形成工程と、前記第1の基板に間隙を介して第2の基板を対向配置する工程を有するガス放電表示パネルの製造方法であって、前記保護層形成工程は、前記誘電体層の表面に不純物を多く含んだ第1の保護膜を大気に曝すことなく成膜し、前記第1の保護膜の表面の少なくとも一部に第2の保護膜を大気に曝すことなく積層することで保護層を形成するものとした。

[0021] ここで前記保護層形成工程は、前記第1の保護膜および前記第2の保護膜のうち

少なくとも一方をスパッタリング法で成膜することもできる。

## 発明の効果

[0022] 本発明のPDPによれば、保護層として、第1の保護膜として上記に述べたような不純物を含んだものとし、その表面の少なくとも一部に積層された第2の保護膜とを備え、かつ第1の保護膜は第2の保護膜より不純物を多く含んでいるように構成することにより、大気中のプロセスにおける保護層へのガスの吸着を低減することができ、かつ放電開始電圧をさらに低減して駆動マージンを広くし、黒ノイズ等の表示欠陥が生じず、表示品質や信頼性を高めるPDPとすることができる。

[0023] また、本発明のPDPの製造方法によれば、保護層として、第2の保護膜より不純物を多く含んだ第1の保護膜を成膜形成した後、大気中に曝すことなく、第1の保護膜の表面上の少なくとも一部に第2の保護膜を成膜形成することにより、PDP製造の封着排気工程時における排気時間を短縮して製造コストを低減し、かつ駆動回路コストをも低減するPDPの製造方法とすることができる。

## 発明を実施するための最良の形態

[0024] 以下、本発明の実施の形態について、図面を参照しながら説明する。

### <実施の形態1>

#### 1-1.PDPの構成

図1は、本発明の実施の形態1に係るAC型PDP1の主要構成を示す部分的な断面斜視図である。図中、z方向がPDP1の厚み方向、xy平面がPDP1のパネル面に平行な平面に相当する。PDP1は、ここでは一例として42インチクラスのNTSC仕様に合わせた仕様になっているが、本発明はもちろんXGAやSXGA等、この他の仕様・サイズに適用してもよい。

[0025] 図1に示すように、PDP1の構成は、互いに主面を対向させて配設されたフロントパネル10およびバックパネル16に大別される。

フロントパネル10の基板となるフロントパネルガラス11には、その一方の主面に複数対の表示電極12、13(スキャン電極12、サステイン電極13)が形成されている。各表示電極12、13は、ITOまたは $\text{SnO}_2$ 等の透明導電性材料からなる帯状の透明電



極120、130(厚さ $0.1\mu\text{m}$ 、幅 $150\mu\text{m}$ )に対して、Ag厚膜(厚み $2\mu\text{m}\sim 10\mu\text{m}$ )、アルミニウム(Al)薄膜(厚み $0.1\mu\text{m}\sim 1\mu\text{m}$ )またはCr/Cu/Cr積層薄膜(厚み $0.1\mu\text{m}\sim 1\mu\text{m}$ )等からなるバスライン121、131(厚さ $7\mu\text{m}$ 、幅 $95\mu\text{m}$ )が積層されてなる。このバスライン121、131によって透明電極120、130のシート抵抗が下げられる。

[0026] 表示電極12、13を配設したフロントパネルガラス11には、当該ガラス11の主面全体にわたって、酸化鉛( $\text{PbO}$ )または酸化ビスマス( $\text{Bi}_2\text{O}_3$ )または酸化燐( $\text{PO}_4$ )を主成分とする低融点ガラス(厚み $20\mu\text{m}\sim 50\mu\text{m}$ )の誘電体層14が、スクリーン印刷法等によって形成されている。誘電体層14は、AC型PDP特有の電流制限機能を有しており、DC型PDPに比べて長寿命化を実現する要素になっている。誘電体層14の表面には、厚さ約 $1.0\mu\text{m}$ の保護層15がコートされている。

[0027] ここで、本実施の形態1の特徴は保護層15の構成にあるが、これについては詳細を後述する。

バックパネル16の基板となるバックパネルガラス17には、その一方の主面にAg厚膜(厚み $2\mu\text{m}\sim 10\mu\text{m}$ )、アルミニウム(Al)薄膜(厚み $0.1\mu\text{m}\sim 1\mu\text{m}$ )またはCr/Cu/Cr積層薄膜(厚み $0.1\mu\text{m}\sim 1\mu\text{m}$ )等からなる幅 $60\mu\text{m}$ の複数のアドレス電極18が、x方向を長手方向としてy方向に一定間隔毎( $360\mu\text{m}$ )でストライプ状に並設され、このアドレス電極18を内包するようにバックパネルガラス17の全面にわたって厚さ $30\mu\text{m}$ の誘電体膜19がコートされている。

[0028] 誘電体膜19の上には、さらに隣接するアドレス電極18の間隙に合わせて隔壁20(高さ約 $150\mu\text{m}$ 、幅 $40\mu\text{m}$ )が配設され、隣接する隔壁20によってセルSUが区画され、x方向での誤放電や光学的クロストークの発生を防ぐ役割をしている。そして隣接する2つの隔壁20の側面とその間の誘電体膜19の面上には、カラー表示のための赤色(R)、緑色(G)、青色(B)のそれぞれに対応する蛍光体層21～23が形成されている。

[0029] なお、誘電体膜19を用いずにアドレス電極18を直接蛍光体層21～23で内包するようにしてもよい。

フロントパネル10とバックパネル16は、アドレス電極18と表示電極12、13の互い

の長手方向が直交するように対向させながら配置され、両パネル10、16の外周縁部をガラスフリットで封着されている。この両パネル10、16間にはHe、Xe、Ne等の不活性ガス成分からなる放電ガス(封入ガス)が所定の圧力(通常53.2kPa～79.8kPa程度)で封入されている。

[0030] 隣接する隔壁20間は放電空間24であり、隣り合う一對の表示電極12、13と1本のアドレス電極18が放電空間24を挟んで交叉する領域が、画像表示にかかるセル(「サブピクセル」とも言う)SUに対応する。セルピッチはx方向が $1080\mu\text{m}$ 、y方向が $360\mu\text{m}$ である。隣り合うRGB3つのセルSUで1画素( $1080\mu\text{m} \times 1080\mu\text{m}$ )が構成される。

[0031] 1-2.PDPの駆動方法

上記構成のPDP1は、不図示の駆動部によって、一對の表示電極12、13の間隙には数十kHz～数百kHzのAC電圧が印加されることにより、セルSU内で放電を発生させ、励起されたXe原子からの紫外線によって蛍光体層21～23を励起し可視光発光するように駆動される。

[0032] その駆動方法例としては、いわゆるフィールド内時分割階調表示方式がある。当該方式は、表示するフィールドを複数のサブフィールドに分け、各サブフィールドをさらに複数の期間に分ける。各サブフィールドでは、初期化期間で画面全体の壁電荷を初期化(リセット)した後、アドレス期間で点灯すべき放電セルのみに壁電荷を蓄積させるアドレス放電を行い、その後の放電維持期間ですべての放電セルに対して一斉に交流電圧(サステイン電圧)を印加することによって一定時間放電維持することで発光表示するものである。

[0033] この駆動時において、前記駆動部では、各セルでの発光をON/OFFの2値制御によって階調表現するために、外部からの入力画像である時系列の各フィールドFを、例えば6個のサブフィールドに分割する。各サブフィールドにおける輝度の相対比率が例えば1:2:4:8:16:32となるように重み付けをして、各サブフィールドのサステイン(維持放電)の発光回数を設定する。

[0034] ここで図2は、本PDP1の駆動波形プロセスの一例である。当図2ではフィールド中の第m番目のサブフィールドの駆動波形を示している。当図2が示すように、各サブ

フィールドには、初期化期間、アドレス期間、放電維持期間、消去期間がそれぞれ割り当てられる。

初期化期間とは、それ以前のセルの点灯による影響(蓄積された壁電荷による影響)を防ぐため、画面全体の壁電荷の消去(初期化放電)を行う期間である。当図2に示す波形例では、すべての表示電極12、13に放電開始電圧 $V_f$ を超える正極性の下りランプ波形のリセットパルスを印加する。これとともに、バックパネル16側の帯電とイオン衝撃を防ぐために、すべてのアドレス電極18に正極性パルスを印加する。印加パルスの立ち上がりと立ち下りの差動電圧によって、すべてのセルで弱い面放電である初期化放電が生じ、すべてのセルにおいて壁電荷が蓄積され、画面全体が一様な帯電状態となる。

[0035] アドレス期間は、サブフィールドに分割された画像信号に基づいて選択されたセルのアドレッシング(点灯/不点灯の設定)を行う期間である。当該期間では、スキャン電極12を接地電位に対して正電位にバイアスし、すべてのサステイン電極13を負電位にバイアスする。この状態で、パネル上部最先におけるライン(一对の表示電極に対応する横一列のセル)から1ラインずつ順に各ラインを選択し、該当するスキャン電極12に負極性のスキャンパルスを印加する。また、点灯すべきセルに対応したアドレス電極18に対して、正極性のアドレスパルスを印加する。これにより前記初期化期間での弱い面放電を受け継ぎ、点灯すべきセルのみでアドレス放電が行われ、壁電荷が蓄積される。

[0036] 放電維持期間は、階調に応じた輝度を確保するために、アドレス放電により設定された点灯状態を拡大して放電維持する期間である。ここでは不要の放電を防止するため、全てのアドレス電極18を正極性の電位にバイアスし、全てのサステイン電極13に正極性のサステインパルスを印加する。その後、スキャン電極12とサステイン電極13とに対して交互にサステインパルスを印加し、所定期間放電を繰り返す。

[0037] 消去期間では、スキャン電極12に漸減パルスを印加し、これによって壁電荷を消去させる。

なお初期化期間およびアドレス期間の長さは、輝度の重みに関わらず一定であるが、放電維持期間の長さは輝度の重みが大きいほど長い。つまり、各サブフィールド

の表示期間の長さは互いに異なる。

[0038] PDP1ではサブフィールドで行われる各放電によって、Xeに起因する147nmに鋭いピークを有する共鳴線と、173nmを中心とする分子線からなる真空紫外線が発生する。この真空紫外線が各蛍光体層21～23に照射され、可視光が発生する。そして、RGB各色ごとのサブフィールド単位の組み合わせにより、多色・多階調表示がなされる。

[0039] ここにおいて、本実施の形態1の特徴は、PDP1における保護層15の構成にある。本実施の形態1における保護層15は、MgOを主成分とするとともに、不純物（添加剤）として、20質量ppm以上5000質量ppm以下の添加量範囲のSiと、300質量ppm以上10000質量ppm以下の添加量範囲でHを含むことにより構成されている。この不純物を所定量含む保護層15の構成によってPDP1では、保護層から放出される放電に寄与する電子の数が増加することとなり、放電遅れの発生を抑制する効果が奏される。また、これに加えて、仮に発生した放電遅れについて、各放電遅れ時間のバラツキを抑制する効果も得られるようになっており、優れた画像表示性能の実現が可能である。

[0040] 以下、この特徴部分について詳細に説明する。

#### <実施の形態1の特徴および効果について>

一般にPDPでは、駆動時のアドレス期間において、放電遅れに基づく書き込み不良の問題により、適切な画像表示を得られにくい場合があるが、本発明のPDPでは、上記のように保護層を構成するMgOに対してH、またはこれに加えてSiまたはGeを適量添加することによって、この問題を効果的に解決するものである。

[0041] すなわち本発明では、上記構成により保護層からの放電に寄与する電子の放出を促進させることで放電遅れの発生を抑制させる一方、壁電荷の保持力を維持することによって、書き込み不良の発生を抑制し、正常なアドレス放電とこれに続く維持放電を正常に行い、良好な画像表示性能が得られるようになっている。

また本発明では、駆動時に仮に放電遅れが発生した場合においても、各セルにおける放電遅れ時間のバラツキ（放電バラツキ）が従来よりも抑えられ、当該放電バラツ

キの度合いが平均化されるという効果が得られる。このように放電バラツキが緩和されることで、本発明では例えばアドレス期間におけるパルス印加のタイミングをパネル全体で所定時間遅らせる等の対策を採ることによって、放電遅れによる書き込み不良の発生を飛躍的に効率よく防止することが可能になるという効果が発揮される。

[0042] したがって本発明のPDP1では、確実なアドレッシングが実現可能であるため、その分だけアドレス期間における印加パルス幅を多少小さくしても、良好な確率でアドレッシングを行うことができる。これにより、従来のようにデュアルスキャン方式を採用しなくても、ドライバICの数を半減できるいわゆるシングルスキャン方式等の駆動方式で良好な駆動を行うことが可能である。この理由により、本発明は駆動部の構成を簡単化し、低コストで生産化が可能であるといった利点も発揮されることとなる。

[0043] 本発明は、このように放電バラツキを抑制可能にし、さらに放電遅れの抑制と壁電荷保持力の維持を両立した点において、例えば特許文献3、4および5等の従来技術にはなかった有用な効果を奏するものである。すなわち、本願発明者らは、従来では明確に講じられていなかった放電バラツキや放電遅れの抑制と壁電荷保持力の維持との両立に対する課題認識のもとに鋭意検討を重ね、これを効果的に解決すべく上記構成を見出したものである。

[0044] 次に、実施例と性能比較実験を行い、その結果得られたデータについて説明する。

#### <実施例と効果の確認実験>

図3は、保護層の組成と放電遅れ時間のバラツキ(放電バラツキ)の相対大きさを示すグラフである。当図では、従来のMgOのみからなる保護層(比較例1)の放電バラツキを100%とし、これに対する以下の構成の保護層に関するデータを示している。

[0045] Si添加保護層(比較例2);MgOに100質量ppmでSiを添加したもの

Si+H添加保護層(実施例1);MgOに100質量ppmでSiを添加し、且つHを1000質量ppmで添加したもの

H添加保護層(実施例2);MgOにHを1000質量ppmで添加したもの

当図3のデータからは、まずMgOに対してSiのみを比較的少ない量で添加してなる保護層(比較例2)は、放電バラツキの値が114%と大きくなり、かえって性能が劣化するので望ましくないと思われる。この比較例2は前述した特許文献7に相当する構成であり、このデータから当該特許文献3の技術では、実際には良好な画像表示性能が得られにくいことが分かる。

[0046] 一方、MgOに所定量のSiおよびHを添加した実施例1(実施の形態1)では、比較例1に比べて放電バラツキが31%程度までに抑えられ、複数セルにおける放電遅れ時間が平均化される効果があることが確認できる。

さらに、実施の形態1とは別に、MgOに対してHのみを厳密に規定した量で添加して保護層を構成しても(実施例2)、比較例1に比べて放電バラツキを相対値で54%程度にまで低減できる効果が得られ、本発明の効果が十分得られることも確認できる。

[0047] 次に示す図4は、MgOのみからなる従来の保護層(比較例a、前記比較例1と同じ)と、これに所定量のSiを添加した比較例b、c、およびMgOにH或いはこれに加えてSiを所定量添加してなる実施例d、e、f、g、hの放電バラツキの強度を示す。

当図4に示される実施例および比較例の中では、Siを100質量ppmで含み、且つHを1000質量ppmで含むMgOからなる保護層(実施例f)が、最も放電バラツキの抑制効果を得られる構成であって、当該実施例fを基本構造として、Siの含有量を増加させるに従い、放電バラツキが大きくなる傾向が確認できる(実施例g、h)。したがって、本発明において比較例aよりも高い性能を得るためには、MgOに対して含まれるH或いはこれに加えてSiの含有量を適切に規定しなければならない。この具体的な規定範囲については後述する。

[0048] 以上の実験結果から明らかなように、本発明の構成によれば、従来に比べて放電バラツキの程度を従来より緩和し、その程度を均一化する効果が望める。これにより、例えばアドレス期間において放電遅れが発生したとしても、アドレスパルスの印加タイミングを当該放電遅れ時間に合わせて遅延させる、もしくはパルス幅を設定することによって、確実にアドレッシングを行うことが可能となり良好な画像表示性能を得ることができるものである。

[0049] 次に図5は、保護層の組成と放電遅れ(相対値)および壁電荷保持力指数を示すグラフである。当図では、画像品質が実用上問題ないレベルであるときの放電遅れおよび壁電荷保持力指数を1とし、放電遅れは1以下、壁電荷保持力指数は1以上を画像品質許容範囲とした。つまり放電遅れ<1、且つ壁電荷保持力指数>1を満たすものが良品であると言えることができる。そこで図5において、以下の構成の保護層に関するデータを示す。

[0050] 従来のMgO(比較例1);不純物添加を行っていないMgO  
H添加MgO(比較例2);MgOに2000質量ppmでHを添加したもの  
H+Ge添加MgO(実施例1);MgOに50質量ppmでGeを添加し、且つHを2000質量ppmで添加したもの  
Ge添加MgO(1)(実施例2);MgOにGeを50質量ppmで添加したもの  
Ge添加MgO(2)(比較例3);MgOにGeを1000質量ppmで添加したもの

図5のデータからは、まずMgOに対してHのみを添加してなる保護層(比較例2)は、放電遅れが抑制されているが、壁電荷保持力に関しては低下していることがわかる。したがって、この構成の保護層ではかえって性能が劣化するので望ましくないと考えられる。この比較例2は前述した特許文献4に相当する構成であり、このデータから当該特許文献4の技術では、実際には良好な画像表示性能が得られにくいことが分かる。

一方、MgOに所定量のHおよびGeを添加した実施例1(実施の形態1)では、放電遅れが画像表示に対して最適な範囲内に収まっており、さらに壁電荷保持力についても実用上問題がないことがわかる。

[0051] また、実施の形態1とは別に、MgOに対してGeのみを厳密に規定した量で添加して保護層を構成しても(実施例2)、本発明の効果が十分得られることも確認できる。

ところが、MgOに1000質量ppmのGeのみを添加してなる保護層(比較例3)の場合では、図5から分かるように放電遅れが良好な画像を得るための許容範囲を超えている。これはアドレスパルスが印加されている間にアドレス放電が発生する確率が低下していることを意味しており、その結果書き込み不良が発生し易くなる。

[0052] 以上の実験結果から明らかなように、本発明の構成によれば、壁電荷保持力を維持したまま放電遅れを画像表示に最適な範囲内に制御することが可能となる。その結果、アドレス期間における書き込み不良の発生を防いで良好な画像表示性能を得ることができる。なお、本発明において必要なHとGeの添加量については後述することにする。

次に、放電バラツキが異なる保護層15について、駆動時のカソードルミネッセンスを測定し、保護層に特有の発光スペクトルと放電バラツキの関係を検討した。カソードルミネッセンス(CL)法とは、試料に電子線を照射したときにそのエネルギー緩和過程としての発光スペクトルを検出し、これにより試料(保護層)中の欠陥の存在とその構造等の情報を得る分析法である。

[0053] 図6は4種類の試料についてのカソードルミネッセンス測定に係る当該実験結果のデータを示すものであって、横軸に発光波長をとり、縦軸に発光強度をとって両者の関係を示すグラフである。試料の区別は上から順に以下の通りである。

試料A; (MgO+Si+H)、実施例

試料B; (MgO+400質量ppmのH)

試料C; (MgOのみ)

試料D; (MgO+1000質量ppmのSi)

なお、測定条件は以下の通りである。

[0054] 電子線加速電圧; 5kV

フィラメント電流密度;  $2.4 \times 10^8$  (A/cm<sup>2</sup>)

当該図6では試料A～Dの順に、放電バラツキの相対値が31、74、100、184となっており、各保護層のスペクトル波形が示されている。各スペクトルには、ほぼ3つのピーク(それぞれ発光波長約410nm、約510nm、および約740nm程度)が観察される。各ピークの波長の値は保護層のバンドギャップ内に存在する欠陥準位のエネルギーと相関関係にある。この関係により、発光波長約740nmのピークが大きいほ



ど保護層から放出される放電に寄与する電子の数が多く、且つ、放電バラツキを抑える効果が望めることが分かる。

- [0055] なお、各波形が示す発光強度は各曲線内においてその相対値に意味を有するものであって、その絶対値に特別な意味は存在しない。

実施例(試料A、B)の保護層では、前記発光波長のすべてにおいて、明確なピークが現れている。特に発光波長約740nmのピークが他の試料(C、D)に比べて大きいことが分かる。このことから、保護層のMgOに例えSiが含まれていても、それが適量でなければ保護層として良好な効果は得られにくいことが推測される。同様のことはHを含む保護層についても考えられる。

- [0056] 次に図7にカソードルミネッセンス測定に係る保護層の放電バラツキと、発光波長約410nmのピーク強度に対する発光波長約740nmのピークの相対面積強度との関係を示す。横軸の放電バラツキの小さい値から順に、試料A～Dのデータを示す。

この図7における試料A、Bの相対面積強度からわかるように、従来構成(試料C、D)より放電バラツキを小さくするには、前記相対面積強度の値が0.6以上1.5以下であることが好ましい。相対面積強度が1.5以上になると、保護層のキャリア濃度が増加しすぎて絶縁抵抗が低下し、壁電荷の保持力が低下してしまうということが予想され、好ましくない。

- [0057] なお波長には多少のバラツキがあるため、実際には720nm以上770nm以下の波長領域に生じる発光ピーク強度を第一強度、300nm以上450nm以下の波長領域に生じる発光ピーク強度を第二強度とするとき、前記発光ピーク面積による前記第一強度の前記第二強度に対する相対面積強度が0.6以上1.5以下とするのが望ましい。

次に図8にカソードルミネッセンス測定に係る保護層の放電開始電圧と、発光波長約410nmのピーク強度に対する発光波長約510nmのピークの相対面積強度との関係を示す。具体的な試料の区別は横軸の放電開始電圧の小さい値から順に以下の通りである。

- [0058]

試料E; (MgO+50質量ppmのGe+1200質量ppmのH)

試料F; (MgO+50質量ppmのGe)

試料G; (MgO+1200質量ppmのH)

試料H; (MgOのみ、従来構成)

なお、測定条件は以下の通りである。

[0059] 電子線加速電圧; 5kV

フィラメント電流密度;  $6.3 \times 10^5$  (A/cm<sup>2</sup>)

ここで図6、7で示した測定条件と電流密度が異なるのは、図8では別の装置で測定を行っており、電子線のスポット径が大きく異なることによるものである。

[0060] この図8からわかるように前記相対面積強度の値が0.9以上であれば、従来構成(試料D)より放電開始電圧が低くなる。なお波長には多少のバラツキがあるため、実際には450nm以上600nm未満の波長領域に生じる発光ピーク強度を第二強度とすると、前記第二強度の前記第三強度(300nm以上450nm未満の波長領域に生じる発光ピーク強度)に対する相対面積強度が0.9以上とするのが望ましい。

[0061] さらに本発明では、保護層は、前記相対面積強度が0.9以上であれば、GeとHの組み合わせ、若しくはGeのみを添加物とする構成によっても、上記と同様の効果が奏されることが分かっている。

具体的には、10質量ppm以上300質量ppm以下のGeに対してHをMgOに分散させてなる保護層、若しくは、10質量ppm以上300質量ppm未満のGeのみをMgOに分散させてなる保護層のいずれかとすることができる。このようなMgOに適量のGeを添加する構成の実施例としては、図5の実施例2に具体的なデータが示されている。

[0062] 次に、本発明において必要なHとSiの添加量について具体的に説明する。

<MgOに対するHとSiの添加量について>

次に、本願発明者らが本発明の効果を有効に得られる保護層の成分について検討した結果を示す。

[0063] ここで、保護層15中のSiの含有量は二次イオン質量分析法(SIMS; Secondary Ion Mass Spectrometry)によって調べることができる。

一方、上記保護層15中のHの含有量については、H前方散乱法(HFS; Hydrogen Forward Scattering)によって調べることができる。

[0064] 上記のように、HとSiの添加量を変えて、放電バラツキを調査したところ、MgOに対し、SiとHをともに含む構成の保護層においては、その当該Siの添加量範囲は、20質量ppm以上10000質量ppm以下が望ましいことが分かった。

さらに、Si含有量が50質量ppm以上1000質量ppm以下の範囲であれば、特に放電バラツキを抑える効果が得られやすいことがわかった。すなわち、図4の実施例f、g、hでは、それぞれSi添加量が100質量ppm、500質量ppm、1000質量ppmであるが、放電バラツキが少ないことが分かる。これにより、Siの添加量については、50質量ppm以上1000質量ppm以下の範囲であれば、放電バラツキが小さいと思われる。

[0065] なおSi含有量が20質量ppmより少ない場合では、放電遅れ抑制効果が非常に小さくなってしまったことが分かった。反対に、Si含有量が5000質量ppmより大きくなると、放電バラツキが極端に大きくなるとともに、X線回折測定などの結果から保護層の結晶性にも悪影響を及ぼすことが明らかになった。

一方、HFSに基づき調査したところ、上記保護層の構成において珪素とともに添加すべき水素の添加量範囲としては、300質量ppm以上10000質量ppm以下の範囲が望ましいことが分かった。

[0066] なおSi含有量が20質量ppmより少ない場合では、放電遅れ抑制効果が非常に小さくなってしまったことが分かった。反対に、Si含有量が5000質量ppmより大きくなると、放電バラツキが極端に大きくなるとともに、X線回折測定等の結果から保護層の結晶性にも悪影響を及ぼすことが明らかになった。

さらに、H含有量が1000質量ppm以上2000質量ppm以下の範囲であれば、特に放電遅れの発生を抑制する効果が得られ易く、好適であることが分かった。

[0067] また、この場合において、H含有量が300質量ppmより小さくなると、Hの添加効果が非常に小さくなるので望ましくない。反対に、Hの添加量が10000質量ppmより大

きくなると、保護層のキャリア濃度が増加しすぎて絶縁抵抗が低下し、壁電荷の保持力が低下してしまうので、これも望ましくない。

さらに本発明の保護層は、図4の実施例d、eのように、MgOに適量のHを添加する構成によっても上記SiとHを所定量含む保護層と同様の効果を得ることができる。

[0068] 以上のデータから、MgOにSiとともに添加するH原子の量としては、300質量ppm以上10000質量ppm以下の範囲にあることが好ましいことが分かった。

次に、本発明において必要な保護層へのHとGeの添加量について具体的に説明する。

<MgOに対するHとGeの添加量について>

次に、本願発明者らが本発明の効果を有効に得られる保護層の成分について検討した結果を示す。

[0069] ここで、保護層15中のGeの含有量は二次イオン質量分析法(SIMS; Secondary Ion Mass Spectrometry)によって調べることができる。

一方、上記保護層15中のHの含有量については、H前方散乱法(HFS; Hydrogen Forward Scattering)によって調べることができる。

[0070] まずSIMSに基づき調査したところ、MgOに対し、GeとHをともに含む構成の保護層においては、その当該Geの添加量範囲は、10質量ppm以上500質量ppm未満が望ましいことが分かった。

さらに、Ge含有量が20質量ppm以上100質量ppm以下の範囲であれば、特に画像表示品質が優れていることがわかった。

[0071] なおGe含有量が10質量ppmより少ない場合では、壁電荷保持力を維持する効果が非常に小さくなってしまったことが分かった。反対に、Ge含有量が500質量ppmより大きくなると、放電遅れが極端に大きくなるとともに、X線回折測定等の結果から保護層の結晶性にも悪影響を及ぼすことが明らかになった。

一方、HFSに基づき調査したところ、上記保護層の構成においてGeとともに添加すべきHの添加量範囲としては、300質量ppm以上10000質量ppm以下の範囲が望ましいことが分かった。

[0072] さらに、H含有量が1000質量ppm以上2000質量ppm以下の範囲であれば、特に放電遅れの発生を抑制する効果が得られ易く、好適であることが分かった。

また、この場合において、H含有量が300質量ppmより小さくなると、Hの添加効果が非常に小さくなるので望ましくない。反対に、Hの添加量が10000質量ppmより大きくなると、保護層のキャリア濃度が増加しすぎて絶縁抵抗が低下し、壁電荷の保持力が低下してしまうので、これも望ましくない。

[0073] 尚、ここまでの実施例として、MgOにHと、これに加えてSi若しくはGeを添加してなる保護層について言及したが、本発明ではこの他、MgOにHのみを加え、且つ当該H原子の添加量を300質量ppm以上10000質量ppm以下の範囲に設定する構成を取ることもできる。

さらに、MgOにHのみを添加する保護層の構成においては、H原子の添加量は300質量ppm以上1500質量ppm未満の範囲に設定するのが望ましいことが別の実験データにより分かっている。

[0074] <PDPの製造方法>

ここでは実施の形態1のPDP1の製造方法について、本願発明の保護層の形成方法も含めて一例を説明する。

(フロントパネルの作製)

厚さ約2.6mmのソーダライムガラスからなるフロントパネルガラスの面上に、表示電極を作製する。ここでは印刷法によって表示電極を形成する例を示すが、これ以外にもダイコート法、ブレードコート法等で形成することができる。

[0075] まず、ITO(透明電極)材料を所定のパターンでフロントパネルガラス上に塗布する。これを乾燥させる。一方、金属(Ag)粉末と有機ビヒクルに感光性樹脂(光分解性樹脂)を混合してなる感光性ペーストを作製する。これを前記透明電極材料の上に重ねて塗布し、形成する表示電極のパターンを有するマスクで覆う。そして、当該マスク上から露光し、現像工程を経て、590～600℃程度の焼成温度で焼成する。これにより透明電極上にバスラインが形成される。このフォトマスク法によれば、従来は100  $\mu$  mの線幅が限界とされていたスクリーン印刷法に比べ、30  $\mu$  m程度の線幅までバスラインを細線化することが可能である。なお、このバスラインの金属材料としては、この他

にPt、Au、Ag、Al、Ni、Cr、また酸化錫、酸化インジウム等を用いることができる。

- [0076] また、前記電極は上記方法以外にも、蒸着法、スパッタリング法などで電極材料を成膜したのち、エッチング処理して形成することも可能である。

次に、形成した表示電極の上から、軟化点が550℃～600℃の酸化鉛系あるいは酸化ビスマス系の誘電体ガラス粉末とブチルカルビトールアセテート等からなる有機バインダーを混合したペーストを塗布する。そして、550℃～650℃程度で焼成し、誘電体層を形成する。

- [0077] 次に、誘電体層の表面に、所定の厚みの保護層をEB(電子ビーム)蒸着法を用いて成膜する。このように本発明における適量のSiまたはGeを含有する保護層15は電子ビーム蒸着法によって得ることができる。

成膜に用いる蒸着源としては、例えばペレット状のMgOに対し、ペレット状または粉末状のSi化合物またはGe化合物を混合したものをを用いるか、粉末状のMgOと粉末状のSi化合物またはGe化合物とを混合したもの、あるいはその混合物の焼結体を用いる。上記Si化合物およびGe化合物の濃度はそれぞれ20～10000質量ppmおよび5～700質量ppmとする。そして、酸素雰囲気中において、ピアス式電子ビームガンを加熱源として、上記蒸着源を加熱し所望の膜を形成する。ここで、成膜時の電子ビーム電流量、酸素分圧量、基板温度等は成膜後の保護層の組成には大きな影響を及ぼさないため、任意設定で構わない。

- [0078] いったんMgOの膜を成膜したのち、当該膜についてHを含む雰囲気下でプラズマ処理を行う。例えば、H原子のドーブ処理チャンバ内で基板をヒーターにより100～300℃に加熱し、真空度が $1 \times 10^{-4} \sim 7 \times 10^{-4}$  Paになるまでチャンバ内を排気する。その後、真空度が $6 \times 10^{-1}$  Paになるように調圧しながらArガスを導入する。次いでH<sub>2</sub>ガスを $1 \times 10^{-5} \sim 3 \times 10^{-5}$  m<sup>3</sup>/minの流量で導入しながら、高周波電源により、13.56MHzの高周波を印加してH原子のドーブ処理チャンバ内に放電を発生させる。

- [0079] そして、この放電によりH原子を励起させてプラズマを発生させ、基板に成膜されている保護層15を励起したHに10分間程度曝すことにより、保護層15のH原子のドーブ処理を行う。

なお、上述した成膜方法としては電子ビーム蒸着法に限らず、スパッタ法、イオンプ

レーティング法などでもよい。

[0080] 以上でフロントパネルが作製される。

(バックパネルの作製)

厚さ約2.6mmのソーダライムガラスからなるバックパネルガラスの表面上に、スクリーン印刷法によりAgを主成分とする導電体材料を一定間隔でストライプ状に塗布し、厚さ約5  $\mu\text{m}$ のアドレス電極を形成する。ここで、作製するPDP1を例えば40インチクラスのNTSC規格もしくはVGA規格とするためには、隣り合う2つのアドレス電極の間隔を0.4mm程度以下に設定する。

[0081] 続いて、アドレス電極を形成したバックパネルガラスの面全体にわたって鉛系ガラスペーストを厚さ約20～30  $\mu\text{m}$ で塗布して焼成し、誘電体膜を形成する。

次に、誘電体膜と同じ鉛系ガラス材料を用いて、誘電体膜の上に、隣り合うアドレス電極の間毎に高さ約60～100  $\mu\text{m}$ の隔壁を形成する。この隔壁は、例えば上記ガラス材料を含むペーストを繰り返してスクリーン印刷し、その後焼成して形成できる。なお、本発明では隔壁を構成する鉛系ガラス材料にSi成分が含まれていると、保護層のインピーダンス上昇を抑制する効果が高まるので望ましい。このSi成分はガラスの化学組成に含まれていても、ガラス材料に添加してもよい。また蒸気圧の高い不純物(N、H、Cl、F等)の添加物は、MgOの成膜時に気相中にガス状に適量添加してもよい。

[0082] 隔壁が形成できたら、隔壁の壁面と、隔壁間で露出している誘電体膜の表面に、赤色(R)蛍光体、緑色(G)蛍光体、青色(B)蛍光体のいずれかを含む蛍光インクを塗布し、これを乾燥・焼成してそれぞれ蛍光体層とする。

RGB各色蛍光の化学組成は、例えば以下の通りである。

赤色蛍光体;  $\text{Y}_2\text{O}_3;\text{Eu}^{3+}$

緑色蛍光体;  $\text{Zn}_2\text{SiO}_4;\text{Mn}$

青色蛍光体;  $\text{BaMgAl}_{10}\text{O}_{17};\text{Eu}^{2+}$

各蛍光体材料は、平均粒径2.0  $\mu\text{m}$ のものが使用できる。これをサーバー内に50

質量%の割合で入れるとともに、エチルセルローズ1.0質量%、溶剤( $\alpha$ -ターピネオール)49質量%を投入し、サンドミルで攪拌混合して、 $15 \times 10^{-3} \text{Pa} \cdot \text{s}$ の蛍光体インクを作製する。そして、これをポンプにて径 $60 \mu\text{m}$ のノズルから隔壁20間に噴射させて塗布する。このとき、パネルを隔壁20の長手方向に移動させ、ストライプ状に蛍光体インクを塗布する。その後は $500^\circ\text{C}$ で10分間焼成し、蛍光体層21~23を形成する。

[0083] 以上でバックパネルが完成される。

なおフロントパネルガラスおよびバックパネルガラスをソーダライムガラスからなるものとしたが、これは材料の一例として挙げたものであって、これ以外の材料でもよい。

(PDPの完成)

作製したフロントパネルとバックパネルを、封着用ガラスを用いて貼り合わせる。その後、放電空間の内部を高真空( $1.0 \times 10^{-4} \text{Pa}$ )程度に排気し、これに所定の圧力(ここでは $66.5 \text{kPa} \sim 101 \text{kPa}$ )でNe-Xe系やHe-Ne-Xe系、Xe-Ar系等の放電ガスを封入する。

[0084] 以上でPDP1が完成する。

続いて、PDPの製造方法に関し、上記と別の保護層の成膜方法例について実施形態を説明する。

<別の成膜例1>

本成膜例1では、まずMgOを主成分とし、これに所定のSiまたはGeを含有する膜を上記実施の形態1で述べた方法を用いる。

[0085] 続いて、当該膜にH原子のドーピング処理を施す手法として、Hイオンの発生手段を用い、これによりHイオンを膜表面に照射する。

このときの設定条件としては、例えばH原子のドーピング処理チャンバ内で基板をヒーターにより $100 \sim 300^\circ\text{C}$ に加熱するとともに、真空度が $1 \times 10^{-4} \sim 7 \times 10^{-4} \text{Pa}$ になるまでチャンバ内を排気する。

[0086] その後、Hボンベに連結されたイオン銃からHイオンを基板に成膜されている保護層15に照射することにより、保護層15のH原子のドーピング処理を行う。Hの流量は $1 \times 10^{-5} \sim 3 \times 10^{-5} \text{m}^3/\text{min}$ の範囲に設定する。



<別の成膜例2>

本成膜例2では、まずMgOからなる膜を上記実施の形態1で述べた方法で形成する。そしてチャンバー内に載置し、Hを含む雰囲気下でプラズマ処理を行うとともに、Si化合物またはGe化合物を混合した蒸着源を電子ビームガンによって加熱する。これにより、HおよびSiまたはGeを含む保護層が形成できる。

[0087] <別の成膜例3>

本成膜例3では、MgOからなる膜を上記実施の形態1で述べた方法で形成する。そしてチャンバー内に載置するとともに、Hボンベに連結されたイオン銃からHイオンを基板に照射しながら、Si化合物またはGe化合物を混合した蒸着源を電子ビームガンによって加熱する。この方法によっても、HおよびSiを含む保護層が形成できる。

[0088] <その他の事項>

本発明のガス放電表示パネルにおける保護層の成膜方法としては、上記各実施の形態に限定するものではなく、その他の方法、例えばスパッタ法、イオンプレーティング法等を利用してもよい。

<実施の形態2>

図9は、実施の形態2におけるPDPのフロントパネル周辺の構成を示す断面概念図である。当該PDPは、基本的な構成は前記実施の形態1と同様であるが、保護層15の構成が異なる。本実施の形態2では、保護層15として、第1の保護膜151はその膜中に、真性の第2の保護膜152より不純物(H, Cl, F等のMgOにダングリングボンド;dangling bondを形成して活性化させる能力を持つもの)を多く含んで成膜形成されており、その上に第2の保護膜152が積層形成された構成を有することを特徴とする。ここで第1の保護膜151の膜厚は約600nm、第2の保護膜152の膜厚は約30nmとすることができる。

[0089] こうして、従来よりも活性化された第1の保護膜151は、若干、製造プロセス中に混入した炭素等の不要な成分を含むガスが吸着し易くはなるが、2次電子放出係数 $\gamma$ を従来の値よりもさらに向上させる保護層となり、結果的に性能の向上を期待できる。すなわち第1の保護膜151は、H等の不純物を多くドーピングしたMgO膜として

活性化されて形成されるので、従来のMgOからなる保護層よりも2次電子放出効率がさらに向上し、放電開始電圧をさらに下げることができる。

[0090] 上記により、保護層15として、第1の保護膜151と、その表面全体に積層された第2の保護膜152とを備え、かつ第1の保護膜151は第2の保護膜152より不純物を多く含んでいるように構成することにより、大気中のプロセスにおける保護層15への不要な成分を含むガスの吸着を低減し、かつ、放電開始電圧を大幅に低減して駆動マージンを広くし、黒ノイズの発生が無く表示品質や信頼性を高めたPDPとすることができる。

[0091] 実際に本実施の形態2の実施例を用いた実験結果によれば、当該PDPは、保護層15の有する2次電子放出効率が、従来の1層構成の保護層や、2層構成である上記特許文献1の保護層よりもさらに向上して、2次電子放出係数 $\gamma$ は約0.3の値を有しており、放電開始電圧が従来値の180Vに対して約120Vと大幅に下げることができ、駆動マージンが拡大することが確認できた。

[0092] また、上記保護層を有するPDPは、放電セルの放電開始電圧のバラツキも低減して黒ノイズの表示不良が激減することも明らかにされた。

本実施の形態2に係る別の確認実験について以下に説明する。図12は、前記保護層のMgO膜に制御して不純物を導入した構成(保護層1とする。)の大気放置での水分の吸着量を調査したXPSデータの結果である。当図12では、比較のために不純物を導入していない純度の高いMgO膜(保護層2とする。)を用い、これらの保護層を大気放置し、或いはた500℃で2時間、大気中で熱処理を行った。

[0093] この図12から明らかなように、不純物を導入した保護層1の水分吸着量は、不純物を導入していない保護層2に比べて多いことがわかる。

このことから、本発明での効果を充分PDPの性能に反映させるためには、ここで示したガス吸着の課題を以下に示す実施例によって、より上記に述べた発明を有効にかつ安定して実現できるものと考えられる。

[0094] (製造方法について)

本実施の形態2における保護層15の製造工程例を説明する。

大まかには、スパッタリング法(本実施の形態1における方法)や電子ビーム蒸着法

あるいはCVD法を用い、誘電体層14の表面全体にMgOからなる第1の保護膜151を成膜形成した後、第1の保護膜151の表面全体を覆うように、高純度なMgOの金属酸化物により第2の保護膜152が積層形成することにより構成される。

[0095] (a)

まず、フロントパネルガラス11表面に表示電極12、13を配設し、これを覆うように誘電体層14を形成する。

(b)

その後、スパッタリング装置を用い、プラズマ状態のArイオンを、MgOターゲットにスパッタリングすることで、第1の保護膜151を膜厚約600nmで誘電体層14の表面上に成膜形成する。

[0096] この製造プロセス(b)において、上記Arガス中にH<sub>2</sub>ガスを導入しながら成膜形成することにより、第1の保護膜151には不純物としてのHがドーピングされる。これにより第1の保護膜151となるMgO膜はいわゆるダングリングボンドを形成して活性化され、2次電子放出係数 $\gamma$ がこれ以外の保護層領域(或いは従来構成の保護層)よりも向上する。

[0097] ここで「ダングリングボンド」とは、膜表面付近あるいは内部のある種の格子欠陥(ここでは酸素欠損)を囲む原子群がもつ不飽和結合或いは未結合手をいい、ここには電子や製造プロセス中の炭素等の不純物ガス原子が捕獲吸着されやすい。なお、第1の保護膜151中のH不純物の含有量は、 $1 \times 10^{18 \sim 23} / \text{cm}^3$ の範囲が望ましく、不純物ドーピング量が少な過ぎると2次電子放出係数 $\gamma$ が従来レベルの値となり、多過ぎると膜抵抗が低くなり過ぎて書き込みデータの壁電荷を保持することが困難となるため注意が必要である。

[0098] (c)

次に、スパッタリング装置中で、Arガスにより高純度MgOターゲットをスパッタリングし、真性のMgO膜による第2の保護膜152を膜厚約30nmで成膜形成する。この方法によれば、形成された第2の保護膜152は、プロセス中における不要な成分を含むガス吸着を低減する膜とすることができ、上記の如く形成された第1の保護膜151

に吸着した不純物ガスによる炭素等の吸着不純物をも覆ってカバーすることにより、パネル間隙中に放出される不純物ガスの放出量を大幅に減少させることが可能である。

[0099] 具体的には製造プロセス中において、排気工程時における不要な成分を含むガスの放出量は、従来の方法と比較して約1/5程度に低減され、大気中のプロセスによる保護層への不要な成分を含むガスの吸着は大幅に低減し、パネル封着時の排気時間を約1/2にまで短縮させることができた。

また、上記により、第1の保護膜の表面全体に、第2の保護膜を成膜形成することにより、PDP製造の封着排気工程時における排気時間を短縮して製造コストを低減し、かつ駆動電圧を下げて駆動回路コストを低減したPDPの製造方法とすることも期待できる。

[0100] なお、上記において、第1の保護膜に混入される不純物はHとして説明したが、同様にダングリングボンドを形成できるCl、Fなどや、それらの組み合わせの不純物であっても構わない。これらのガスをArガス中に混入しながら成膜することができる。

また、上記において、第1の保護膜の膜厚を約600nm、第2の保護膜の膜厚を約30nmとして説明したが、第1の保護膜および第2の保護膜の膜厚を、10nm～1 $\mu$ mの範囲内でそれぞれ調整しても構わない。望ましくは、PDP封止完成後、放電の初期段階において、第2の保護膜は放電によりスパッタ除去されるように、第1の保護膜に比して、第2の保護膜は10nm～100nmの薄い膜であることが好ましい。10nm程度の薄い膜の場合、当該膜は所定領域に一面に形成することができるが、この膜厚範囲を外れると、島状の成膜状態となることがある。

[0101] <実施の形態3及び4>

図10は、実施の形態3における放電セルの模式的なフロントパネル周辺構成を示す断面図(図10(a))および平面概念図(図10(b))である。

当図に示されるように、実施の形態3では、ともにBaOをベース材料としてなる保護層15の第2の保護膜153が、第1の保護膜151の表面において、ストライプ状に形成されている点に特徴を有する。当該ストライプ状の第2の保護膜153は、表示電極12

、13の幅Wに対する面積率が30%程度になるように設定されている。

[0102] 一方、図11は、実施の形態4における放電セルの模式的なフロントパネル周辺構成を示す断面図(図11(a))および平面概念図(図11(b))である。本実施の形態4の特徴は、誘電体層14の表面においてBaOからなる第1の保護膜151が形成されており、且つ、当該第1の保護膜151がフェンス状に放電空間に対して露出するように、第2の保護膜154が順次積層されている点である。当該フェンス状の第2の保護膜154は、表示電極12、13の幅Wに対する面積率が80%程度になるように設定されている。

[0103] 第1の保護膜の膜厚は10nm～1  $\mu$  mの範囲内で設定でき、例えば約600nmに設定することができる。一方、第2の保護膜の膜厚は、10nm以上100nm以下の厚みの薄い膜とすることができる。

ここで第1の保護膜151には、不純物としてSiが $1 \times 10^{18 \sim 23} / \text{cm}^3$ の濃度範囲でドーピングされている。このドーピング材料は、Siの他、H、Cl、F、Ge、Crのうち1種以上を用いることも可能である。

[0104] なお、第1の保護膜および第2の保護膜は、それぞれMgO、CaO、BaO、SrO、MgNOおよびZnOのうちの少なくとも1種を含んだ金属酸化物材料をベース材料として作製できる。

このような構成の実施の形態3及び4によれば、駆動時において高い純度を持つ第2の保護膜153、154が伝導帯付近まで電子が励起されて活性化され、高い2次電子放出効率が発揮される。そして、前記Si等がドーピングされた第1の保護膜151により、当該保護層中の不要なガス成分の混入が低減されており、当該ガス成分が放電空間中に放出する量の低減が実現できる。これにより保護層15全体として、高い機能が発揮されることとなる。

[0105] ここで、実施の形態3の構成を持つ実施例を用いた実験結果においても、上記実施の形態1及び2とほぼ同様の効果が奏されるほか、本実施の形態3の保護層15は2次電子放出係数 $\gamma$ が従来よりもさらに向上して約0.32の値を有していることがわかった。これにより、放電開始電圧が従来値の180Vに対して約115Vと大幅に下げることができ、駆動マージンが拡大したのが確認された。

[0106] また、実施の形態4の実施例を用いた測定実験においても、実施の形態3の実施例とほぼ同様の優れた効果が確認された。

(製造方法について)

(a)

誘電体層14を形成した後、大気に曝すことなく、スパッタリング装置中でBaO膜を成膜する。このように大気を遮断してBaO膜を成膜することで、当該膜にCO<sub>2</sub>、H<sub>2</sub>O等の不要なガスが混入するのを防止することができる。

[0107] ここではメタルマスク(図示省略)を介してスパッタリング装置中で、Arガス中で高純度MgOターゲットをスパッタリングし、真性のBaO膜を成膜形成する。

そして、プラズマ状態のArイオンを、Siを混入したBaOターゲットにスパッタリングする。これにより、第1の保護膜151を誘電体層14の表面上に約600nmの膜厚で成膜形成する。

[0108] ここで、Si不純物の含有量は、 $1 \times 10^{18 \sim 23} / \text{cm}^3$ の範囲が望ましい。当該不純物のドーピング量が少な過ぎると2次電子放出効率が従来と同程度となり、多過ぎると膜抵抗が低くなり過ぎて書き込みデータである壁電荷を保持することが困難となる。この調節によって、従来よりも活性化されたBaO膜による第1の保護膜151は、製造プロセス中の炭素等の不要な不純物ガスを吸着し易くはなるが、MgOよりも2次電子放出効率をさらに向上させる保護層となる。

[0109] (b)

続いて、前記第1の保護膜151表面において、所定のパターンで第2の保護膜153、154を形成する。これは例えば、所定のパターニングが施されたメタルマスク(図示省略)を介し、スパッタリング装置中で、Arガス中で高純度のMgOターゲットをスパッタリングして行う。

[0110] そして、真性のMgO膜の第2の保護膜153、154を膜厚約50nmで成膜形成する。ここで第2の保護膜153、154は、表示電極12(幅W)下に占めるその面積の割合として、所定の面積率となるように成膜する。

なお、第2の保護膜154については、10nm以上30nm以下の範囲の膜厚で島状

に不規則に形成することもできる。

- [0111] また、上記により、保護層として、第1の保護膜と、表示電極下の第1の保護膜の少なくとも一部表面が露出するように、第2の保護膜を積層し成膜形成することにより、PDP製造の封着排気工程時における排気時間を短縮して製造コストを低減し、かつ駆動電圧を下げて駆動回路コストを低減したPDPの製造方法とすることができる。

また、上記において、保護層は、スパッタリング法で形成したが、その他に電子ビーム蒸着法、CVD法、あるいはこれらを組み合わせて成膜しても構わない。少なくとも、第1の保護膜はスパッタリング法で成膜する方が好ましく、保護層の2次電子放出効率や耐スパッタ性をさらに向上させることができる。

#### 産業上の利用可能性

- [0112] 本発明のガス放電表示パネルは、大型のテレビジョンや高精細テレビジョンあるいは大型表示装置など、映像機器産業、宣伝機器産業、産業機器やその他の産業分野に利用することができる。

#### 図面の簡単な説明

[0113]

[図1]実施の形態1におけるPDPの構成を模式的に示す断面斜視図である。

[図2]PDPの駆動プロセス例を示す図である。

[図3]保護層の組成と放電バラツキとの関係を示すグラフ図である。

[図4]保護層の組成と放電バラツキとの詳細な関係を示すグラフ図である。

[0114]

[図5]保護層の組成と放電遅れおよび壁電荷保持力指数との関係を示すグラフ図である。

[図6]カソードルミネッセンスによる発光波長と発光強度との関係を示すグラフ図である。

[図7]放電バラツキとカソードルミネッセンスによる発光強度との関係を示すグラフ図である。

[図8]放電開始電圧とカソードルミネッセンスによる発光強度との関係を示すグラフ図である。

[図9]実施の形態2におけるPDPの保護層周辺の断面概念図である。

[図10](a)は実施の形態2における放電セルの前面板の構成を示す断面概念図であり、(b)は(a)の平面概念図である。

[図11](a)は実施の形態2における別の実施例の前面板の構成を示す断面概念図であり、(b)は(a)の平面概念図である。

[図12]保護層の大気放置における吸着量の違いを示した図である。

### 符号の説明

- [0115]    1    PDP
- 10   フロントパネル
- 11   フロントパネルガラス
- 12   走査(スキャン)電極
- 13   維持(サステイン)電極
- 14, 19   誘電体層
- 15   保護層
- 16   バックパネル
- 17   バックパネルガラス
- 18   アドレス電極
- 20   隔壁
- 23   蛍光体層
- 31, 32   放電セル
- 33   表示電極
- 34, 35, 36, 37   保護層
- 121, 131   バス電極
- 151, 152   第1の保護膜
- 153, 154   第2の保護膜



### 請求の範囲

- [1] 表面に誘電体層および保護層が順次積層されたパネルを備えるガス放電表示パネルであって、
- 前記保護層は、前記誘電体層の表面に形成された第1の保護膜と、前記第1の保護膜の表面の少なくとも一部領域に積層された第2の保護膜とを備え、且つ、前記第1の保護膜は前記第2の保護膜より不純物を多く含む構成であることを特徴とするガス放電表示パネル。
- [2] 前記第2の保護膜は、前記第1の保護膜の表面全体を被覆するように積層されている
- ことを特徴とする請求項1に記載のガス放電表示パネル。
- [3] 前記第2の保護膜は、前記表示電極下の前記第1の保護膜の少なくとも一部表面が露出するように積層される構成である
- ことを特徴とする請求項1に記載のガス放電表示パネル。
- [4] 前記第2の保護膜は、前記表示電極下の前記第1の保護膜に占める前記第2の保護膜の面積の割合が、10%以上90%以下の面積率である
- ことを特徴とする請求項3に記載のガス放電表示パネル。
- [5] 前記第2の保護膜の膜厚は、10nm以上1  $\mu$  m以下である
- ことを特徴とする請求項1に記載のガス放電表示パネル。
- [6] 前記第2の保護膜の膜厚は、10nm以上100nm以下である
- ことを特徴とする請求項1に記載のガス放電表示パネル。
- [7] 前記第1の保護膜に混入される前記不純物は、H、Cl、F、Si、Ge、Crのうちの少なくとも1種を含む不純物であることを特徴とする請求項1に記載のガス放電表示パネル。
- [8] 前記第1の保護膜における前記不純物の含有量は、10ppm以上10000ppm以下の範囲にある
- ことを特徴とする請求項1に記載のガス放電表示パネル。
- [9] 前記第1の保護膜および前記第2の保護膜は、MgO、CaO、BaO、SrO、MgNOおよびZnOのうちの少なくとも1種の金属酸化物材料を含むように成膜される

ことを特徴とする請求項1に記載のガス放電表示パネル。

- [10] 前記第1の保護膜および前記第2の保護膜のいずれもが、MgOを含むように成膜される

ことを特徴とする請求項9に記載のガス放電表示パネル。

- [11] 前記第1の保護膜は、BaOを含んで成膜され、前記第2の保護膜は、MgOを含んで成膜される

ことを特徴とする請求項9に記載のガス放電表示パネル。

- [12] 前記第2の保護膜は、前記第1の保護膜の表面上において、島状或いはストライプ状に形成されている

ことを特徴とする請求項1に記載のガス放電表示パネル。

- [13] 第1の基板に、対をなして形成された表示電極を形成する工程と、前記表示電極を覆って形成された誘電体層を形成する工程と、前記誘電体層の表面に形成された保護層を形成する保護層形成工程と、前記第1の基板に間隙を介して第2の基板を対向配置する工程を有するガス放電表示パネルの製造方法であって、

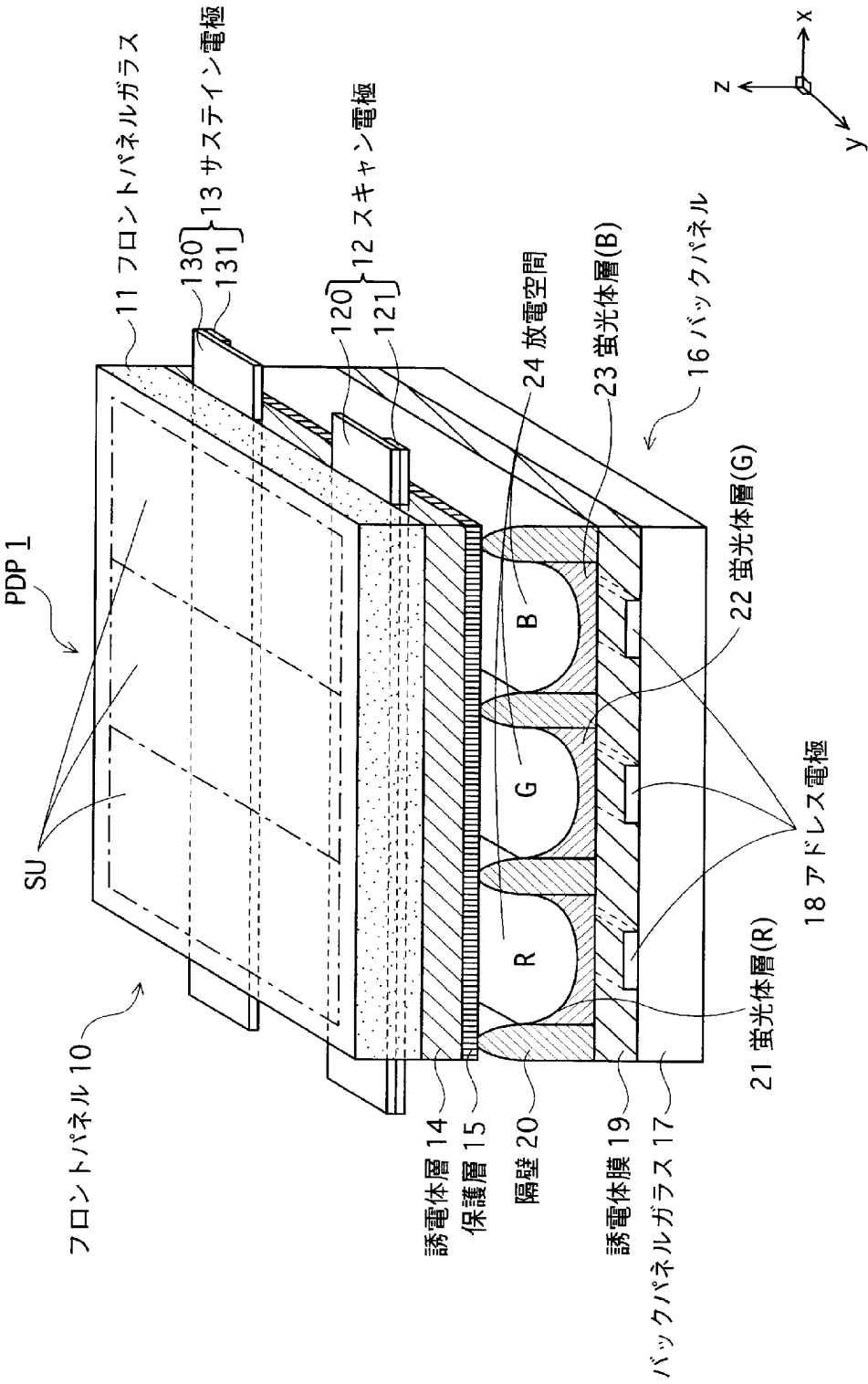
前記保護層形成工程は、前記誘電体層の表面に不純物を多く含んだ第1の保護膜を大気に曝すことなく成膜し、前記第1の保護膜の表面の少なくとも一部に第2の保護膜を大気に曝すことなく積層することで保護層を形成する

ことを特徴とするガス放電表示パネルの製造方法。

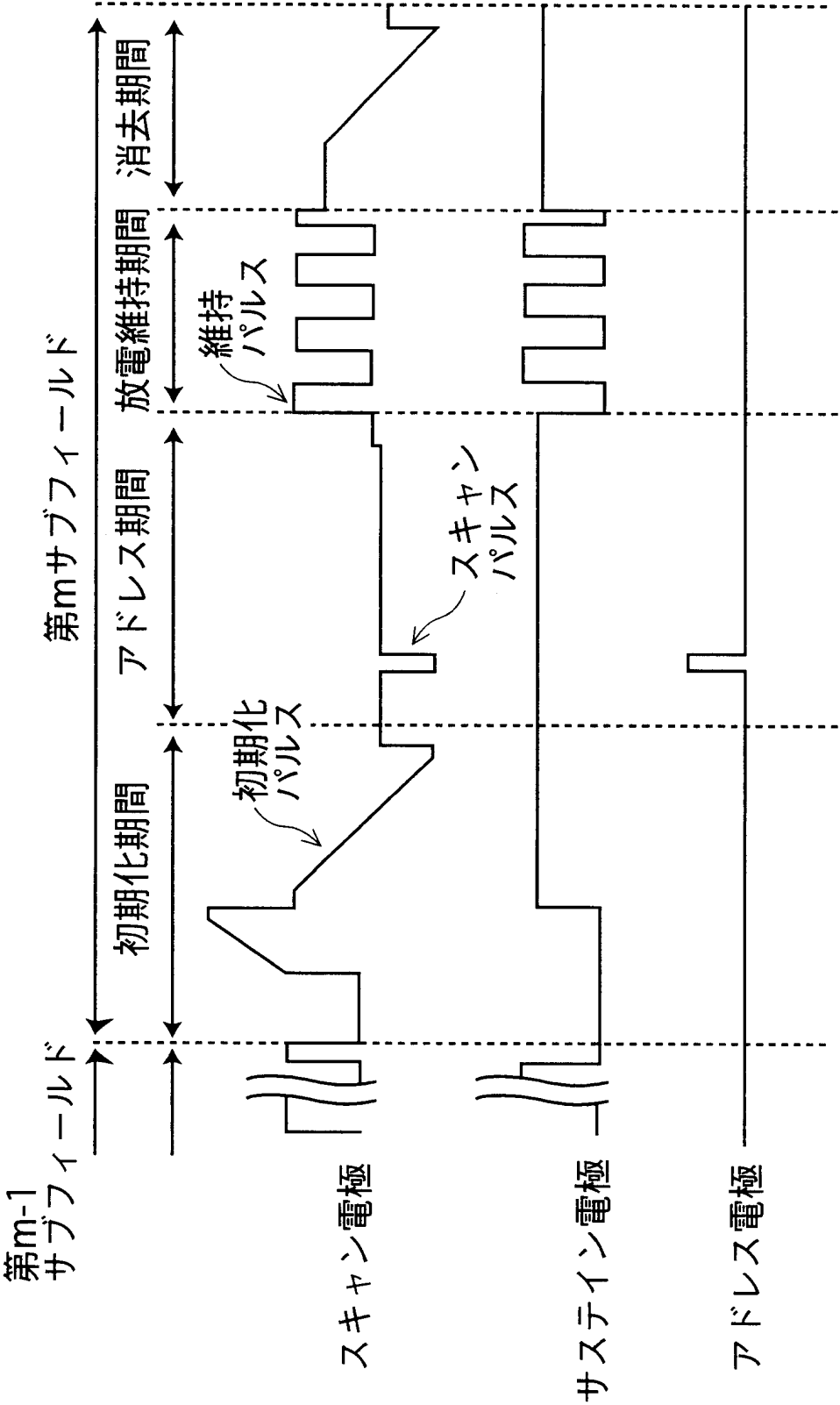
- [14] 前記保護層形成工程は、前記第1の保護膜および前記第2の保護膜のうち少なくとも一方をスパッタリング法で成膜する

ことを特徴とする請求項13に記載のガス放電表示パネルの製造方法。

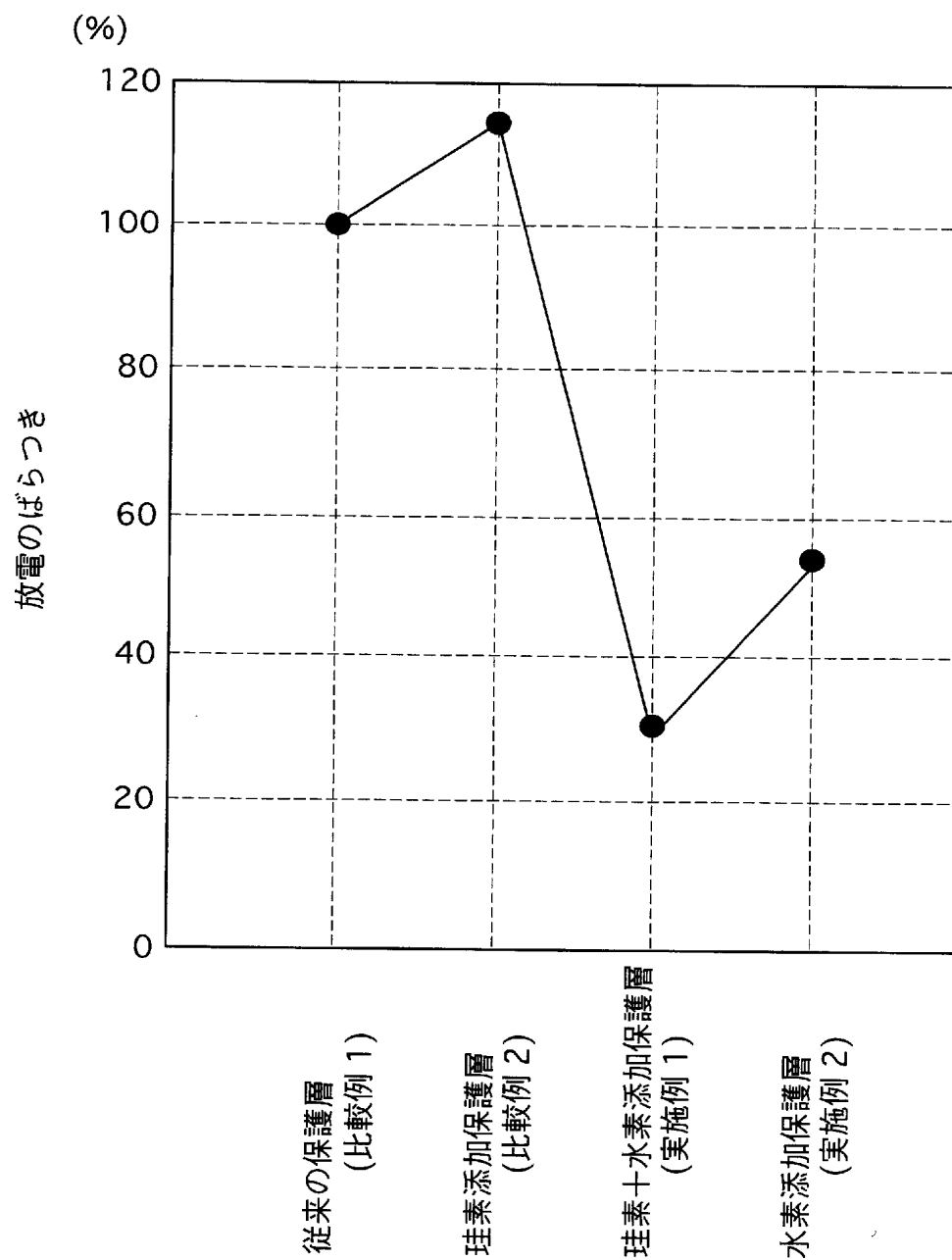
[図1]



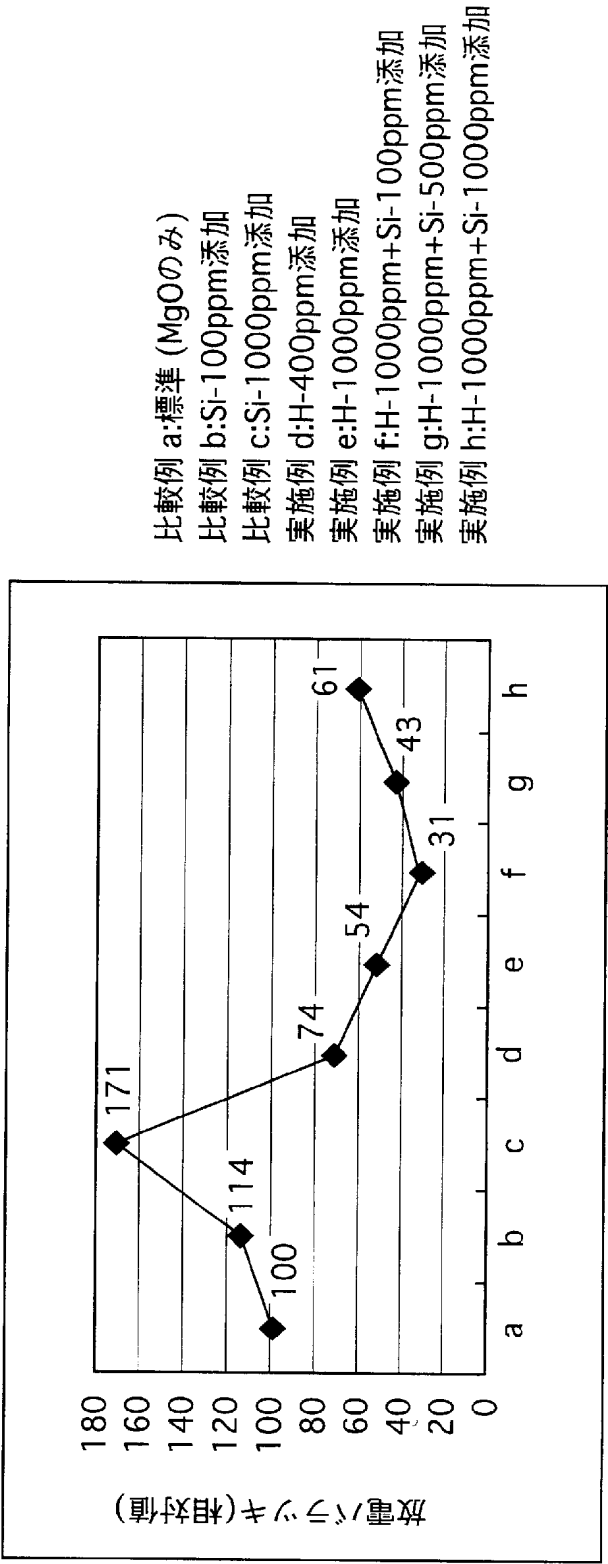
[図2]



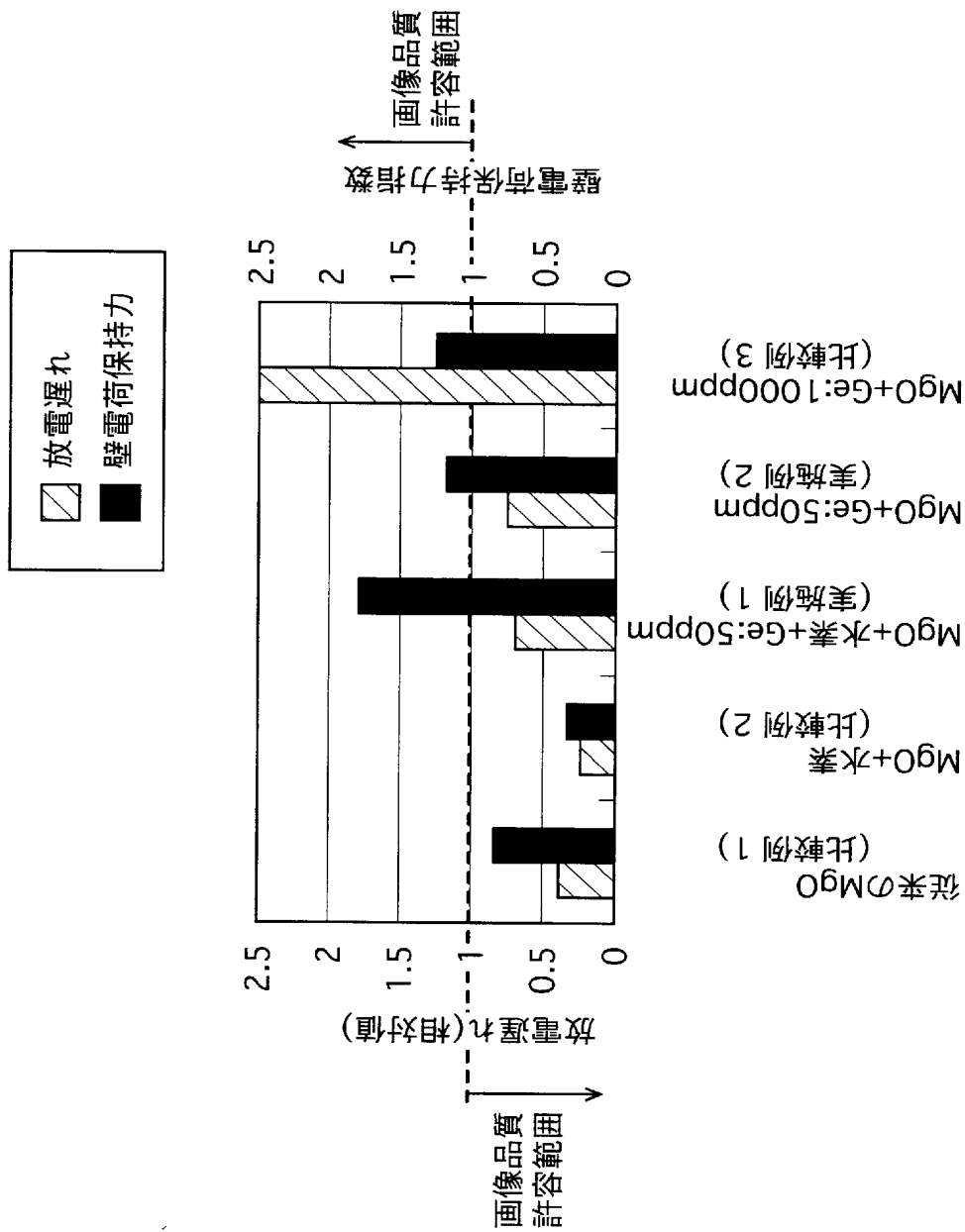
[図3]



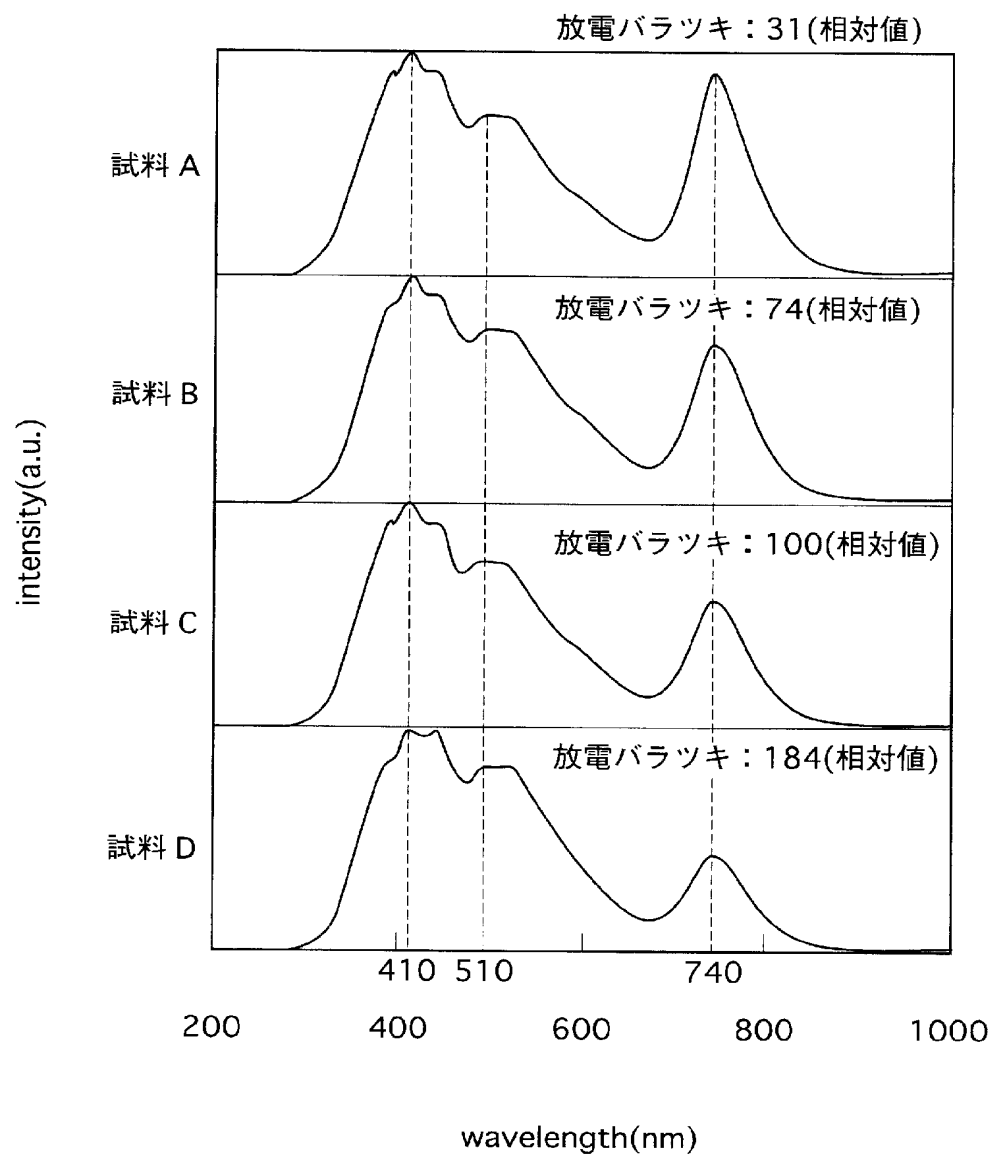
[図4]



[図5]

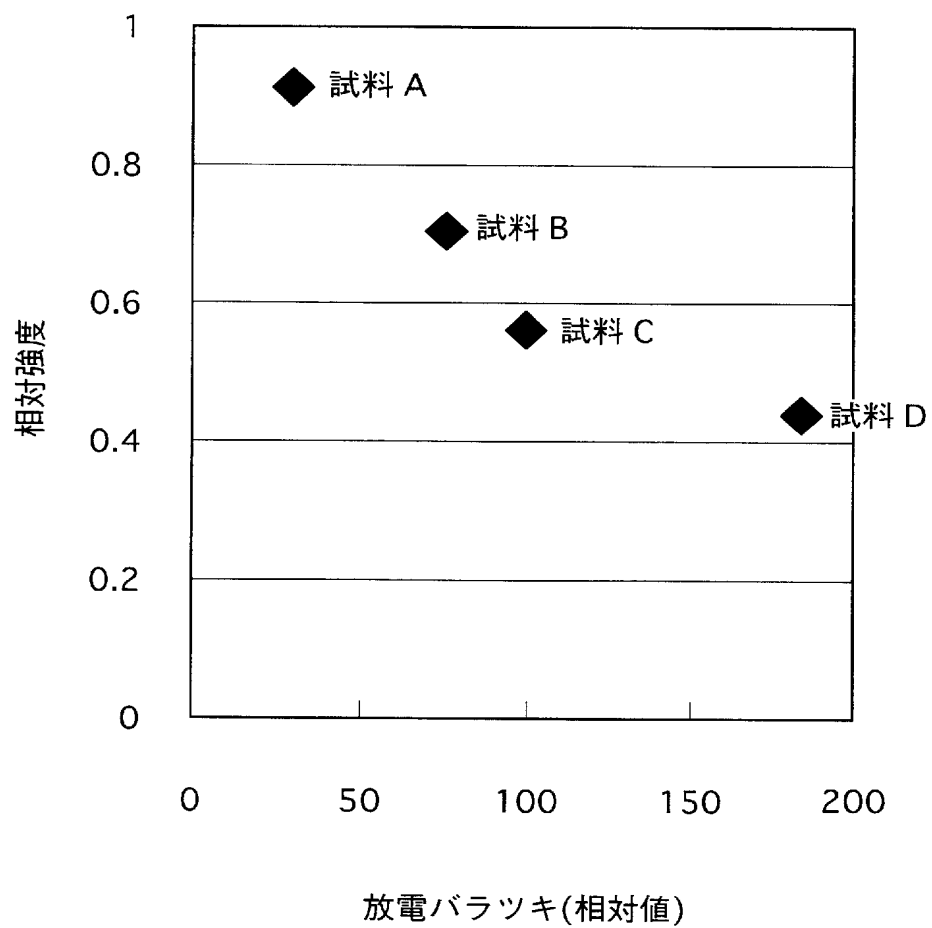


[図6]

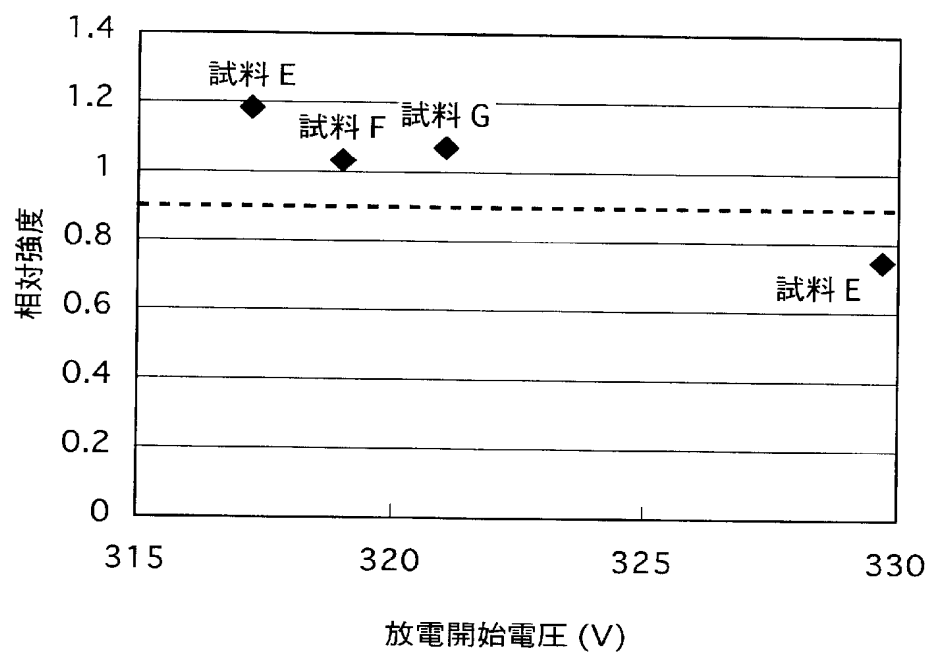




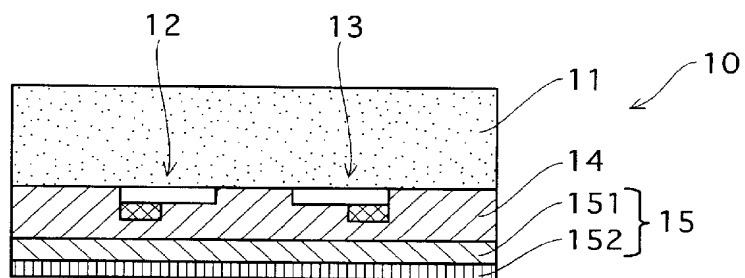
[図7]



[図8]

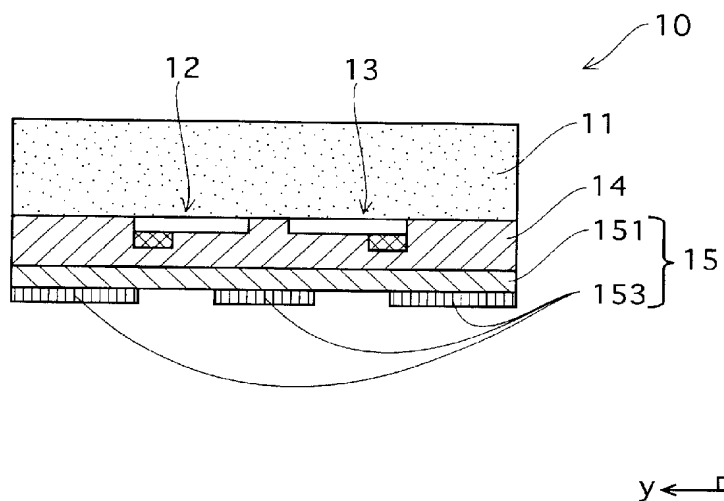


[図9]

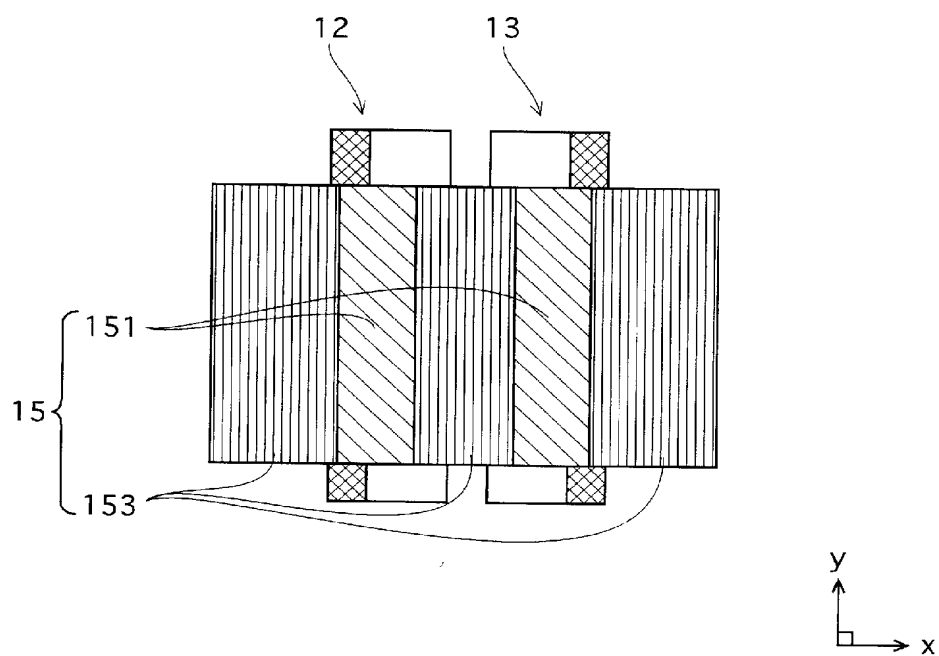


[図10]

(a)

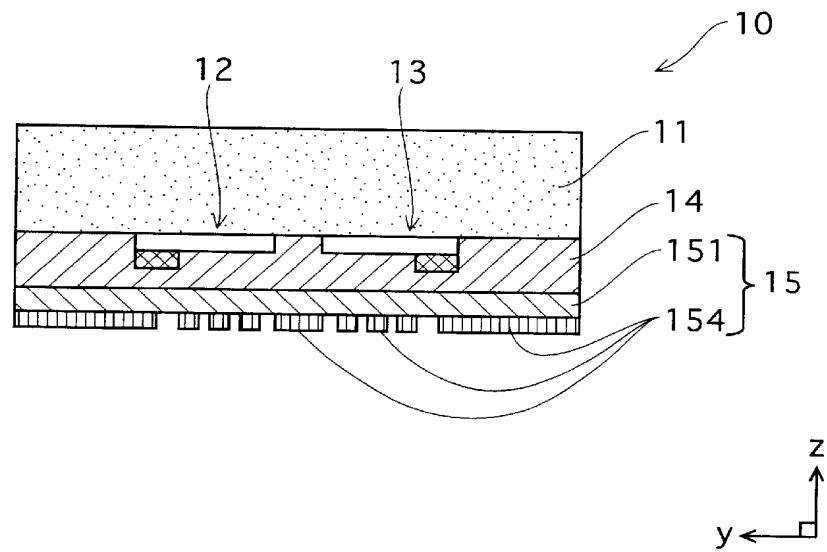


(b)

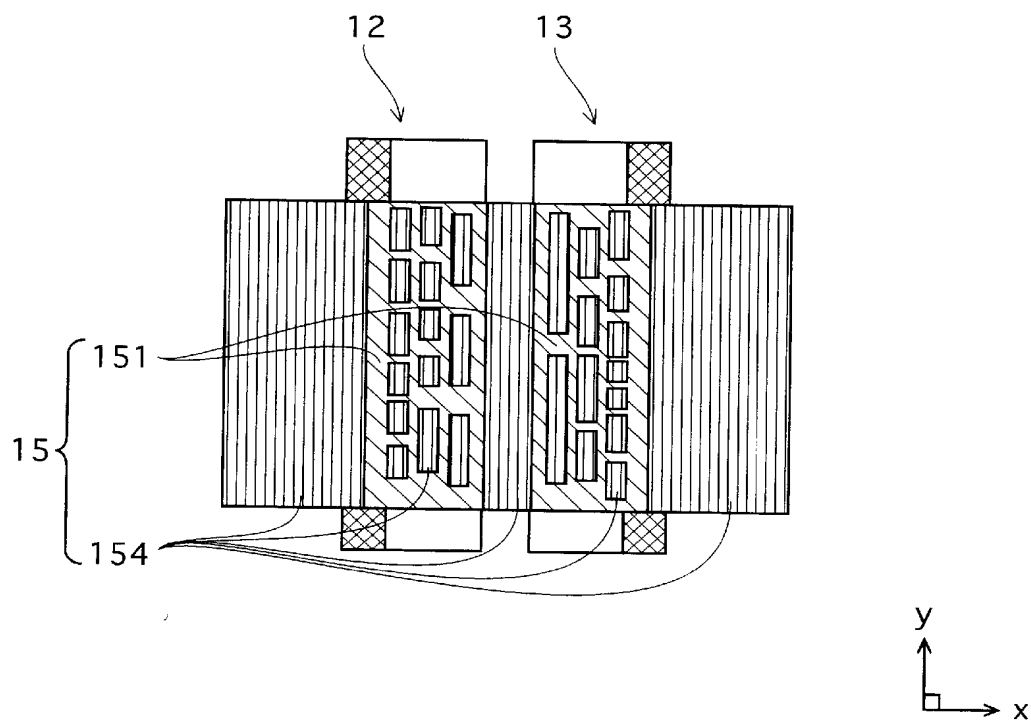


[図11]

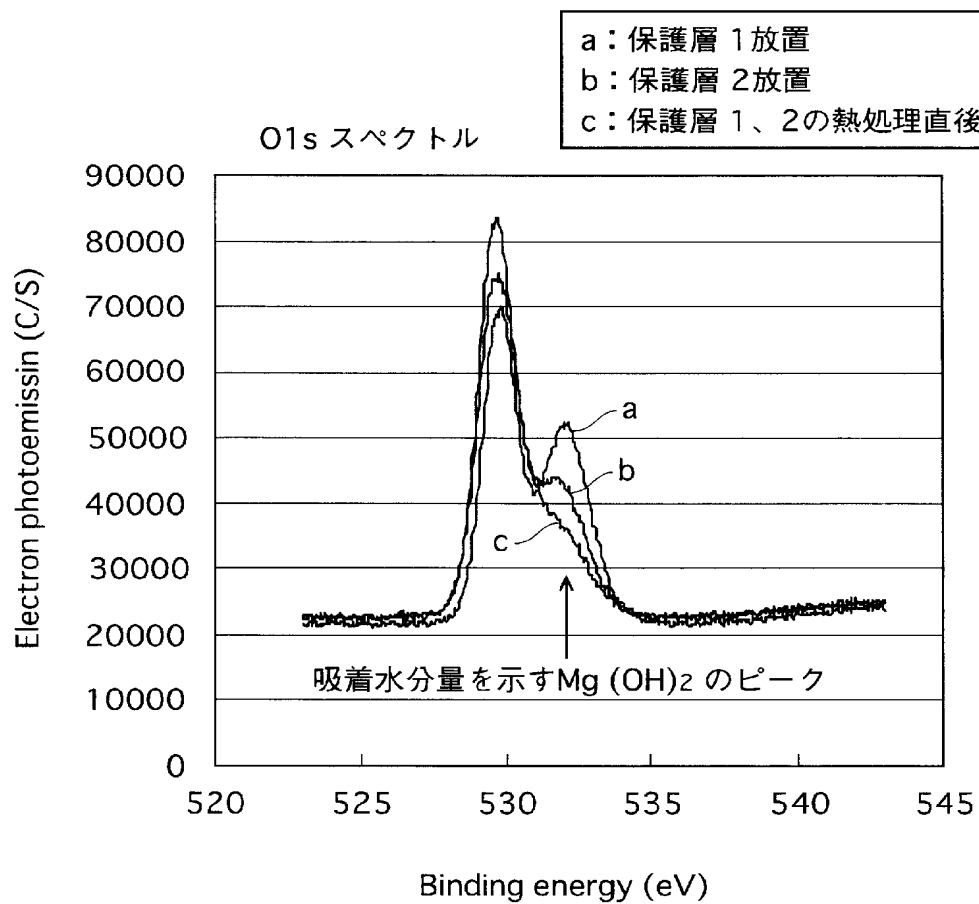
(a)



(b)



[図12]



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/006883

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl.<sup>7</sup> H01J11/02, 9/02

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.<sup>7</sup> H01J11/00-17/64, 9/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-272532 A (Matsushita Electric Industrial Co., Ltd.),	1, 2, 5, 6,
Y	26 September, 2003 (26.09.03),	8-10, 13, 14
A	Full text; all drawings; particularly, Par. Nos. [0039], [0051] to [0054]; Fig. 7(A) (Family: none)	7, 11
		3, 4, 12
Y	JP 2004-103273 A (Matsushita Electric Industrial Co., Ltd.),	7
A	02 April, 2004 (02.04.04),	1-6, 8-14
	Full text; all drawings (Family: none)	



Further documents are listed in the continuation of Box C.



See patent family annex.

## \* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&amp;" document member of the same patent family

Date of the actual completion of the international search

16 June, 2005 (16.06.05)

Date of mailing of the international search report

05 July, 2005 (05.07.05)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/006883

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-231129 A (Matsushita Electric Industrial Co., Ltd.), 16 August, 2002 (16.08.02), Par. No. [0014] (Family: none)	11
A	JP 10-162743 A (Fujitsu Ltd.), 19 June, 1998 (19.06.98), Full text; all drawings (Family: none)	1-14
A	JP 9-245654 A (Toshiki UCHIIKE), 19 September, 1997 (19.09.97), Full text; all drawings (Family: none)	1-14
A	JP 7-37510 A (Fujitsu Ltd.), 07 February, 1995 (07.02.95), Full text; all drawings (Family: none)	1-14
A	JP 2003-22755 A (Mitsubishi Electric Corp.), 24 January, 2003 (24.01.03), Full text; all drawings (Family: none)	1-14
A	JP 2003-109512 A (Matsushita Electric Industrial Co., Ltd.), 11 April, 2003 (11.04.03), Full text; all drawings (Family: none)	1-14

A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. <sup>7</sup> H01J11/02, 9/02			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. <sup>7</sup> H01J11/00-17/64, 9/02			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2005年 日本国実用新案登録公報 1996-2005年 日本国登録実用新案公報 1994-2005年			
国際調査で使用了電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号	
X Y A	JP 2003-272532 A (松下電器産業株式会社) 2003.09.26, 全文, 全図, 特に段落【0039】, 【0051】-【0054】, 図7(A) (ファミリーなし)	1, 2, 5, 6, 8-10 , 13, 14 7, 11 3, 4, 12	
Y A	JP 2004-103273 A (松下電器産業株式会社) 2004.04.02, 全文, 全図 (ファミリーなし)	7 1-6, 8-14	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」特に関連のある文献ではなく、一般的技術水準を示すもの 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」口頭による開示、使用、展示等に言及する文献 「P」国際出願日前で、かつ優先権の主張の基礎となる出願		の日の後に公表された文献 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」同一パテントファミリー文献	
国際調査を完了した日 16.06.2005		国際調査報告の発送日 05.7.2005	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 堀部 修平	2G 9215
		電話番号 03-3581-1101 内線 3226	



C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 2002-231129 A (松下電器産業株式会社) 2002.08.16, 段落【0014】 (ファミリーなし)	11
A	JP 10-162743 A (富士通株式会社) 1998.06.19, 全文, 全図 (ファミリーなし)	1-14
A	JP 9-245654 A (内池 平樹) 1997.09.19, 全文, 全図 (ファミリーなし)	1-14
A	JP 7-37510 A (富士通株式会社) 1995.02.07, 全文, 全図 (ファミリーなし)	1-14
A	JP 2003-22755 A (三菱電機株式会社) 2003.01.24, 全文, 全図 (ファミリーなし)	1-14
A	JP 2003-109512 A (松下電器産業株式会社) 2003.04.11, 全文, 全図 (ファミリーなし)	1-14

## 第IV欄 要約 (第1ページの5の続き)

第一の目的として、比較的低コストでありながら壁電荷保持力を維持しつつ、放電遅れを画像表示に最適な領域に制御し、さらに放電開始電圧を低下させることで、良好な表示性能を発揮することが可能なガス放電表示パネルを提供する。また第二の目的として、2次電子放出係数 $\gamma$ を従来よりもさらに向上させ、放電開始電圧を低減して駆動マージンを広くし、表示品質や信頼性を高めるPDPと、封着排気工程時における排気時間を短縮して製造コストを低減し、かつ駆動回路コストを低減するガス放電表示パネルの製造方法を提供する。

このため、本発明では保護層(15)を、誘電体層(14)の表面に形成された第1の保護膜(151)と、第1の保護膜(151)の表面の少なくとも一部に積層された第2の保護膜(152)により構成し、第1の保護膜(151)では第2の保護膜(152)よりも不純物を多く含んでいるように構成する。